

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
“КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ ІМ. ІГОРЯ СІКОРСЬКОГО ”
Факультет електроніки
Кафедра електронної інженерії

"На правах рукопису"

УДК _____

«До захисту допущено»
Завідувач кафедри

_____ В.І. Тимофєєв
“ ” _____ 20__ р.

Магістерська дисертація

зі спеціальності 153 мікро- та наносистемна техніка

на тему____ Схемотехнічне моделювання диференційних підсилювачів
на платформі CADENCE_____

Виконав: студент 2 курсу, групи ДМ-92мп_____

Петрущенко Владислав Віталійович
(прізвище, ім'я, по батькові)

(підпис)

Науковий керівник зав. каф. ЕІ, проф., д.т.н. В.І. Тимофєєв
(посада, вчене звання, науковий ступінь, прізвище та ініціали)

(підпис)

Рецензент доцент кафедри мікроелектроніки,
доц. к.т.н. Волхова Т.Н._____

(посада, вчене звання, науковий ступінь, прізвище та ініціали)

(підпис)

Засвідчую, що у цій магістерській дисертації немає
запозичень з праць інших авторів без відповідних
посилань.

Студент _____
(підпис)

Київ - 2020

Форма № Н-9.01

**Національний технічний університет України
“Київський політехнічний інститут ім. Ігоря Сікорського”**

Факультет електроніки

Кафедра електронної інженерії

Рівень вищої освіти – другий (магістерський) за освітньо-професійною програмою «Електронні мікро- і наносистеми та технології»

Спеціальність 153 мікро- та наносистемна техніка

ЗАТВЕРДЖУЮ**Завідувач кафедри**

В.І. Тимофєєв

“ ” 20__ р.

**З А В Д А Н Н Я
НА МАГІСТЕРСКУ ДИСЕРТАЦІЮ СТУДЕНТУ**

Петрущенко Владислав Віталійович

(прізвище, ім'я, по батькові)

1. Тема дисертації Схемотехнічне моделювання диференційних підсилювачів в середовищі CADENCEНауковий керівник зав. каф. ЕІ проф., д.т.н В.І. Тимофєєв,

(прізвище, ім'я, по батькові, науковий ступінь, вчене звання)

затверджені наказом по університету від “ 05 ” листопада 2020 року № 3241-с2. Строк подання студентом дисертації 07 грудня 2020 року3. Об'єкт дослідження: методи моделювання диференційних підсилювачів, частотні і шумові характеристики, температурні залежності, засоби проектування топології мікросхем у середовищі CADENCE4. Предмет дослідження: перетворювальні пристрої на основі диференційних підсилювачів5. Перелік питань, які потрібно розробити здійснення схемотехнічного аналізу методів та моделей диференційних підсилювальних каскадів в середовищі CADENCE, розрахунок та побудова принципових схем і топологічних креслень диференційних підсилювальних каскадів, розрахунок частотних залежностей роботи, проведення шумового аналізу, зіставлення температурних залежностей диференційних підсилювальних каскадів

6. Перелік графічного (ілюстративного) матеріалу презентація до захисту

7. Орієнтовний перелік публікацій

8. Консультанти розділів дисертації

Розділ	Прізвище, ініціали та посада консультанта	Підпис, дата	
		завдання видав	завдання прийняв

9. Дата видачі завдання 26 жовтня 2020 року

КАЛЕНДАРНИЙ ПЛАН

№ з/п	Назва етапів виконання магістерської дисертації	Строк виконання етапів роботи	Примітка
1	Збір інформації та аналіз літератури	26.10 – 01.11	
2	Схемотехнічний аналіз розроблених схем в середовищі CADENCE	02.11 – 08.11	
3	Аналіз топологічних креслень розроблених схем	09.11 – 15.11	
4	Аналіз стійкості розроблених схем до різних температур оточуючого середовища	16.11 – 22.11	
5	Аналіз шумів у робочому діапазоні частот	23.11 – 29.11	
6	Розробка стартап-проекту	30.11 – 06.12	

Студент _____
(підпис) (прізвище та ініціали)

Науковий керівник роботи _____
(підпис) (прізвище та ініціали)

РЕФЕРАТ

Магістерська дисертація: 131 с., 4 ч., 22 табл., 102 рис., 19 джерел.

ПІДСИЛЮВАЛЬНИЙ КАСКАД, ДИФЕРЕНЦІЙНИЙ ПІДСИЛЮВАЧ,
БІПОЛЯРНИЙ ТРАНЗИСТОР, ПОЛЬОВИЙ ТРАНЗИСТОР, CADENCE.

Об'єктом розгляду є моделювання диференційних підсилювачів та побудова частотних і шумових характеристик, температурних залежностей та топологічних креслень в середовищі CADENCE. Предмет роботи – створення математичних моделей диференційних підсилювачів в середовищі CADENCE.

Метою роботи є демонстрація сучасних способів моделювання та симуляції роботи електричних схем та порівняння роботи диференційних підсилювачів на біполярних та польових транзисторах.

У першому розділі дані загальні теоретичні відомості щодо підсилювальних каскадів . У розділі 2 наведено принципові схеми та топологічні креслення розроблених у середовищі CADENCE диференційних підсилювачів. Третій розділ містить аналіз вихідних характеристик розроблених схем. В четвертому розділі представлено розробку стартап-проекту.

Роботу виконано згідно вимог нормативних документів КПІ ім. Ігоря Сікорського та чинних державних стандартів.

ABSTRACT

Master's dissertation: 131 p., 4 ch, 22 tables, 102 figures, 19 sources.

AMPLIFIER CASCADE, DIFFERENTIAL AMPLIFIER, BIPOLAR TRANSISTOR, FIELD-EFFECT TRANSISTOR, CADENCE.

The object of consideration is modeling of differential amplifiers and building of frequency and noise characteristics, temperature dependences and topological drawings in CADENCE environment. The subject of work is the creation of mathematical models of differential amplifiers in the CADENCE environment.

The aim of the work is to demonstrate modern methods of modeling and simulation of electrical circuits and to compare the operation of differential amplifiers on bipolar and field-effect transistors.

The first section provides general theoretical information on amplifier cascades. Section 2 presents schematic diagrams and topological drawings of differential amplifiers developed in the CADENCE environment. The third section contains an analysis of the output characteristics of the developed schemes. The fourth section presents the development of a startup project.

The work was performed in accordance with the requirements of normative documents of Igor Sikorsky KPI and current state standards.

ЗМІСТ

ВСТУП	9
1 ТЕОРЕТИЧНІ ВІДОМОСТІ	12
1.1 Поняття підсилювального каскаду	12
1.2 Класи підсилювачів	15
1.2.1 Клас "А"	16
1.2.2 Клас "В"	17
1.2.3 Клас "АВ"	18
1.2.4 Клас "С"	19
1.3 Основні параметри підсилювальних каскадів	20
1.4 Основні типи підсилювальних каскадів	23
1.4.1 Однотактні підсилювальні каскади	24
1.4.2 Двохтактні підсилювальні каскади	26
1.5 Створення схемних моделей та симуляція їх роботи в середовищі	
CADENCE	28
1.6 Висновки	33
2 ПОБУДОВА СХЕМ ПІДСИЛЮВАЧІВ В СЕРЕДОВИЩІ	
CADENCE	34
2.1 Моделі транзисторів в програмі схемотехнічного аналізу PSpice	34
2.1.1 Модель біполярного транзистора в програмі схемотехнічного аналізу PSpice	34
2.1.2 Модель польового транзистора в програмі схемотехнічного аналізу PSpice	36
2.2 Побудова диференційних підсилювачів в середовищі CADENCE	38
2.2.1 Поняття диференційного підсилювача	38

2.2.1.1 Принцип дії та технічні характеристики диференційних підсилювачів на біполярних транзисторах	40
2.2.1.2 Принцип дії та технічні характеристики диференційних підсилювачів на польових транзисторах	43
2.2.2 Побудова джерела сталого струму в середовищі CADENCE	46
2.2.3 Побудова диференційних підсилювачів з джерелами сталого струму в середовищі CADENCE	50
2.2.4 Побудова схем диференційних підсилювачів з атенюатором на вході в середовищі CADENCE	57
2.2.5 Побудова диференційних підсилювачів з інвертором в середовищі CADENCE	64
2.2.6 Побудова диференційних підсилювачів з каскодною схемою в середовищі CADENCE	68
2.3 Висновки	75
3 АНАЛІЗ РЕЗУЛЬТАТІВ	76
3.1 Аналіз ефективності підсилення вхідних сигналів розроблених схем диференційних підсилювачів	76
3.1.1 Аналіз вихідних характеристик розроблених схем генераторів сталого струму	76
3.1.2 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з джерелами сталого струму	79
3.1.3 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з двома джерелами сталого струму	81
3.1.4 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з атенюатором на вході	84
3.1.5 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з інвертором	88
3.1.6 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з каскодною схемою	90

3.2 Аналіз стійкості розроблених схем диференційних підсилювачів до шумів та різних температур оточуючого середовища	93
3.2.1 Аналіз стійкості розроблених схем генераторів сталого струму	93
3.2.2 Аналіз стійкості розроблених схем диференційних підсилювачів з генератором сталого струму	96
3.2.3 Аналіз стійкості розроблених схем диференційних підсилювачів з двома генераторами сталого струму	99
3.2.4 Аналіз стійкості розроблених схем диференційних підсилювачів з атенюатором на вході	102
3.2.5 Аналіз стійкості розроблених схем диференційних підсилювачів з інвертором	107
3.2.6 Аналіз стійкості розроблених схем диференційних підсилювачів з касодною схемою	109
3.3 Висновки	112
4 РОЗРОБКА СТАРТАП–ПРОЕКТУ	113
4.1 Опис ідеї проекту	113
4.2 Технологічний аудит ідеї проекту	115
4.3 Аналіз ринкових можливостей запуску стартап-проекту	116
4.4 Розроблення ринкової стратегії проекту	122
4.5 Розроблення маркетингової програми стартап-проекту	124
4.6 Висновки	126
ВИСНОВКИ	127
ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАНЬ	130

ВСТУП

Диференційний підсилювач – це пристрій, що часто використовується при пошуку схемотехнічних рішень для зменшення впливу шумів, в тих випадках, коли джерело сигналу та його приймач знаходяться на досить великій відстані одне від одного; в якості фільтру синфазних сигналів, що виникають в проводах, розміщених близько одне до одного; у випадках коли необхідно підтримувати значення певного параметру поблизу заданого значення, наприклад, температуру в приміщенні, освітленість, напругу на виході перетворювача, тощо, буде необхідний підсилювач, який зможе підсилити відхилення вимірюваного параметра від еталонного значення; при побудові операційних підсилювачів, часто використовують диференційні підсилювачі для забезпечення інвертуючого та не інвертуючого входів останнього; диференціальні підсилювальні каскади часто застосовуються, коли необхідно виміряти різницю між двома напругами або силами струмів. При проектуванні підсилювача для отримання заданої лінійності вихідного сигналу нерідко застосовується негативний зворотний зв'язок, тобто частина вихідного сигналу подається на вхід в протилежній вхідній фазі. Іноді для цього також використовується диференційний підсилювач. На один його вхід подається вхідний сигнал, а на іншій - сигнал зворотного зв'язку. В цілому, диференційні підсилювачі доволі часто використовують у випадках, коли інформацію несе не абсолютне значення напруги в деякій точці, відносно рівня заземлення, а різниця напруг між двома точками. Характерним прикладом є резистивний датчик струму, включений послідовно з електричним колом, що досліджується [1]. На практиці не рідко використовують диференціальні підсилювачі коли необхідно позбавитися від синфазних перешкод в сигналі. Наприклад, при вимірі значень електричних потенціалів, що знімаються з певних точок живого організму за допомогою електродів: при знятті електрокардіограми, електроенцефалограми і подібних методах дослідження. Відомо, що в пристроях для передачі інформації на відносно великі дистанції, наприклад, у

лініях з роз'ємом XLR для передачі сигналу з мікрофона, використовується диференційний підсилювач, або навіть каскадне з'єднання останніх [2].

Принцип дії диференційного підсилювального каскаду полягає в підсиленні різності напруг двох вхідних сигналів. За конструкцією це прилад що представляє собою симетричний підсилювач з двома входами та двома виходами, що відносять до розряду підсилювачів постійного струму, з нижньою робочою частотою в 0 Гц. Особливістю даного типу пристроїв являється гальванічний зв'язок між каскадами, що пояснюється тим, що більшість компонентів електричних схем, такі як трансформатори та конденсатори не пропускають постійну складову струму.

Недоліком підсилювачів постійного струму виступає таке поняття як дрейф нуля – наявність сигналу на виході при його відсутності на вході. Будь-які повільні процеси, в електричних схемах, що пов'язані з коливаннями температури оточуючого середовища, напруги живлення, змінами параметрів активних і пасивних елементів схеми підсилювача створюють низькочастотні флуктуації практично на всіх елементах схеми, в результаті яких на виході і з'являється якийсь певний рівень напруги який, в подальшому, важко відрізнити від корисного сигналу. Найбільш ефективним методом боротьби з дрейфом нуля являється використання диференціального підсилювача [3].

Отже, диференційний підсилювач – це незамінний пристрій, який будують на основі операційних підсилювачів чи транзисторів. В даній роботі буде загострено увагу на диференційних підсилювальних каскадах на основі біполярних та польових транзисторів, а саме на побудові останніх в середовищі для моделювання та симуляції роботи електричних схем CADENCE. В ході роботи будуть зіставлені принципові схеми пристроїв, побудовані топології для останніх, досліджено коефіцієнти підсилення диференційних сигналів, коефіцієнти підсилення синфазних сигналів та коефіцієнти ослаблення синфазних сигналів. Також буде проведено аналіз стійкості розроблених схем до зміни температур оточуючого середовища та до шумів.

Вимоги до роботи диференційних підсилювальних каскадів, що були розроблені, полягають у необхідності забезпечення значення коефіцієнту підсилення диференційного сигналу більше одиниці, значення коефіцієнту підсилення

синфазного сигналу менше коефіцієнту підсилення диференційного сигналу та забезпечення значення коефіцієнту ослаблення синфазного сигналу більше одиниці. Значення останнього, як буде показано нижче залежатиме від обраних значень напруг, що подаються на вхідні клеми диференційного підсилювального каскаду.

1 ТЕОРЕТИЧНІ ВІДОМОСТІ

1.1 Поняття підсилювального каскаду

Підсилювальний каскад – це пристрій, призначений для збільшення значення вихідної потужності, чи напруги відносно вхідної, при цьому зберігаючи форму підсилювального сигналу. Сигнали підсилюють для очищення останніх від шумів, та отримання чіткого розуміння параметрів сигналу, якщо він занадто слабкий для зчитування інформації (приклад такої ситуації наведено на рисунку 1.1)

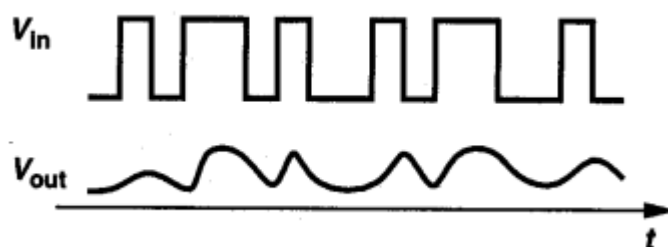


Рисунок 1.1 – Приклад спотворення вихідного сигналу, відносно вхідного

Загалом підсилювальний каскад представляє собою елемент електронного підсилювача, що містить один або декілька підсилювальних елементів, коло навантаження та зв'язки з наступними чи попередніми елементами. В якості підсилювальних елементів зазвичай використовують біполярні чи польові транзистори, рідше електронні лампи, а в деяких випадках і двохполюсники, наприклад, тунельні діоди (основним чинником використання даних приладів являється властивість негативного опору), тощо.

Підсилювальний каскад являється основним компонентом електронного підсилювача, в якому ці пристрої з'єднуються між собою за допомогою прямих зв'язків. Також електронний підсилювач може складатися з одного каскаду. В більшості підсилювачів окрім прямих зв'язків присутні також зворотні (в самому каскаді або ж між каскадами). Такі зв'язки необхідні для поліпшення стабільності роботи підсилювача та зменшення частотної спотвореності сигналів. Також вони можуть включати в себе термозалежні елементи, такі як термістори, призначені для

температурної стабілізації роботи приладу; частотозалежні елементи для вирівнювання частотної характеристики. Між каскадами підсилювача, а також в його вхідних і вихідних колах, можуть включатися атенюатори або потенціометри - для регулювання підсилення, фільтри - для формування заданої частотної характеристики і різні функціональні пристрої.

Електронний підсилювач – це активний пристрій, тому він потребує наявності джерела живлення або кола, через яке подається напруга живлення з окремого джерела живлення [4].

Залежність вихідного сигналу підсилювального каскаду від вхідного можна представити у вигляді многочлена:

$$y(t) \approx \alpha_0 + \alpha_1 x(t) + \alpha_2 x^2(t) + \dots + \alpha_n x^n(t) \quad x_1 \leq x \leq x_2. \quad (1.1)$$

Де α_0 виступає в якості робочої точки, а α_n – у вигляді малосигнального підсилення. Поки виконується умова $\alpha_0 \gg \alpha_n x^n(t)$, робоча точка зазнає відносно невеликого зміщення, тому можна використати наближення:

$$\Delta y = \alpha_1 \Delta x. \quad (1.2)$$

Дане наближення дає змогу заявити про лінійну залежність зміни вихідного сигналу відносно вхідного, для невеликих значень $x(t)$, оскільки якщо нахил характеристики залежить від рівня сигналу, систему називають нелінійною. Також зі збільшенням значення величини $x(t)$, проявляються члени більш високого порядку, що приводить до не лінійної залежності й потребує аналізу великих сигналів.

Основними аспектами продуктивності роботи підсилювачів є швидкість роботи та коефіцієнт підсилення останнього. Проте, важливими параметрами також можуть виступати такі чинники як: потужність, що розсіюється, напруга живлення, лінійність, шум або максимальні коливання напруги. Крім того, вхідний і вихідний опір визначають, як схема взаємодіє з попередніми і наступними ступенями. На практиці більшість цих параметрів взаємодіють один з одним, що робить дизайн

підсилювального каскаду завданням оптимізації. Характер взаємодії представлених вище параметрів між собою представлено на рисунку нижче.

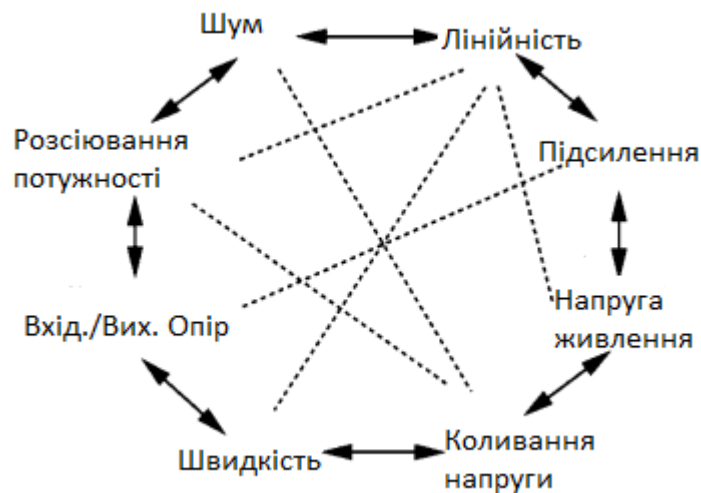


Рисунок 1.2 – Восьмикутник проектування аналогових приладів

Основними компонентами простого підсилювального каскаду є:

- нелінійний підсилювальний елемент (зазвичай у вигляді даного елементу виступають польові чи біполярні транзистори);
- резистор (може виступати у якості навантаження чи бути компонентом каскаду);
- джерело електричної енергії (далі E).

Підсилення відбувається завдяки перетворенню електричної енергії джерела постійної ЕРС E в енергію вихідного сигналу внаслідок зміни опору підсилювального елементу за законом, що задається вхідним сигналом.

Існує певна класифікація підсилювальних каскадів, що розділяє останні за призначенням та за конструктивними рішеннями:

Залежно від діапазону частот вхідних сигналів підсилювачі поділяють на:

- підсилювачі постійного струму - для підсилення сигналів, що змінюються повільно;
- підсилювачі низької частоти - для підсилення сигналів в діапазоні звукових частот (20 Гц - 20 кГц);
- підсилювачі високої частоти - для підсилення сигналів в діапазоні частот 20 кГц - 100 МГц;

- імпульсні / широкосмугові підсилювачі - для посилення імпульсних сигналів, що мають спектр частот 10 Гц – 100 МГц;
- вузькосмугові підсилювачі - для посилення сигналів у вузькому діапазоні частот.

За способом включення підсилювального елемента поділяють на:

У разі застосування біполярного транзистора в якості підсилювального елемента:

- зі спільною базою;
- зі спільним емітером;
- зі спільним колектором.

У разі використання польового транзистора:

- зі спільним витокom;
- зі спільним стоком;
- зі спільним затвором [5].

1.2 Класи підсилювачів

Для того щоб транзистор підсилювального каскаду працював в активному режимі, необхідно подати на базу (чи затвор) транзистора напруги зміщення. Це невелике значення напруги що подається на транзистор додається до вхідного сигналу, що дозволяє останньому відтворити форму вхідного сигналу на виході, без втрати сигналу.

Змінюючи значення цієї напруги зміщення, можна використовувати підсилювач в режимі підсилення, відмінному від режиму повного відтворення сигналу. З введенням в підсилювач напруги зміщення можна отримати різні діапазони та режими роботи, які певним чином класифікуються. Ці різні режими роботи більш відомі як класи підсилювачів.

1.2.1 Клас "А"

Підсилювач відносять до класу А, коли форма вхідного сигналу достовірно відтворюється на вихідному терміналі підсилювача, оскільки робоча точка транзистора знаходиться у активній області. Це означає, що робоча точка транзистора ніколи не потрапляє в область відсічки або в область насичення. Результат роботи такого підсилювача полягає в тому, що вхідний сигнал змінного струму ідеально центрований між верхньою і нижньою межами підсилювачів, як показано нижче.

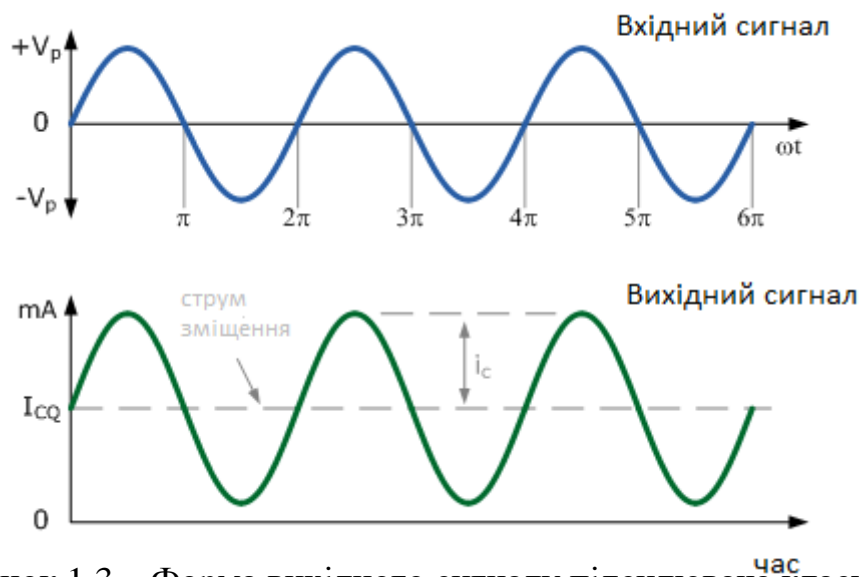


Рисунок 1.3 – Форма вихідного сигналу підсилювача класу "А" відносно вхідного

Завдяки центральному зміщенню вихідний транзистор завжди має постійне значення струму зміщення (I_{cq}), що протікає через нього, навіть якщо немає вхідного сигналу. Іншими словами, вихідні транзистори ніколи не вимикаються. Це призводить до того, що робота підсилювача класу "А" є дещо неефективною, оскільки ефективність перетворення потужності постійного струму в потужність змінного струму, що подається на навантаження, зазвичай є дуже низькою.

Вихідний транзистор підсилювача класу "А" може сильно нагріватися, навіть коли відсутній вхідний сигнал, тому необхідне певне конструктивне рішення для тепловіддачі. Струм зміщення, що протікає через колектор транзистора (I_{cq}),

дорівнює струму, що протікає через колекторне навантаження. Таким чином, підсилювач класу "А" дуже неефективний, оскільки більша частина потужності перетворюється на тепло.

1.2.2 Клас "В"

На відміну від вищеописаного режиму роботи підсилювача класу "А", в якому на виході один транзистор, підсилювач класу "В" використовує два транзистори (або $n-p-n$ і $p-n-p$, або $nmos$ і $pmos$) для посилення кожної половини вихідного сигналу. Один транзистор проводить лише половину сигналу, тоді як другий - іншу половину сигналу. Це означає, що кожен транзистор половину часу працює в активній області і половину часу в області відсічки, посилюючи тим самим лише 50% вхідного сигналу. Підсилювачі класу "В" не мають постійної напруги зміщення постійного струму, на відміну від підсилювачів класу "А", але натомість транзистор проводить струм лише тоді, коли вхідний сигнал більше напруги база-емітерного переходу (U_{BE}), а для кремнієвих транзисторів це приблизно 0,7 В. Тому при нульовому значенні вхідного сигналу, на виході він також буде нульовим. Оскільки на виході підсилювачів подається лише половина вхідного сигналу, це покращує ефективність підсилювача в порівнянні з попередньою конфігурацією класу "А", як показано нижче.

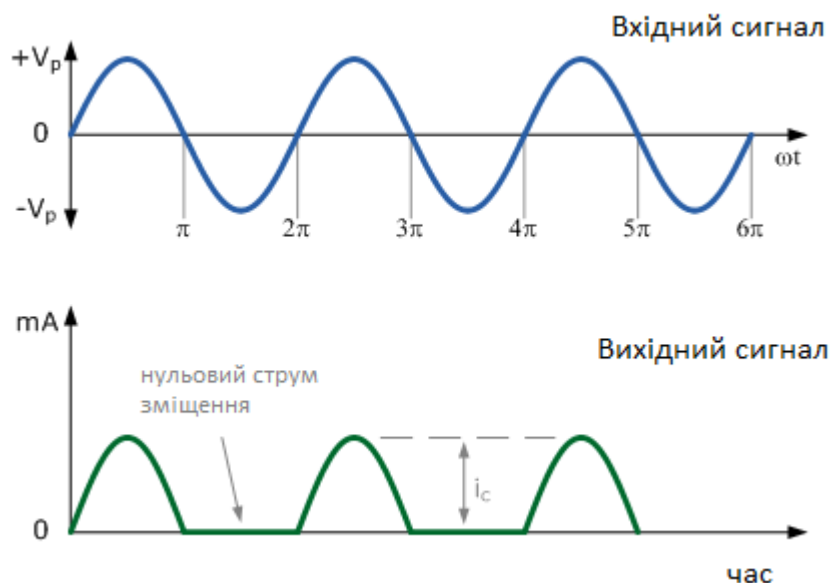


Рисунок 1.4 – Форма вихідного сигналу підсилювача класу "B" відносно вхідного

У підсилювачі класу "B" напруга не використовується для зміщення робочих точок транзисторів, тому для того, щоб вихідні транзистори почали проводити кожену половину сигналу, як позитивну, так і негативну, їм потрібна напруга база-емітерного переходу більше, ніж 0,7 В. Таким чином, нижня частина вихідного сигналу, яка знаходиться нижче значення 0,7 В, не буде відтворена точно. Це призводить до спотвореної вихідної форми сигналу, коли один транзистор вимикається, чекаючи, поки інший знову увімкнеться після того, як $U_{BE} > 0,7$ В. Результат полягає в тому, що є невелика частина вихідного сигналу в точці перетину нульової напруги, яка буде спотворена.

1.2.3 Клас "AB"

Підсилювачі класу "AB" мають два транзистори на вихідному каскаді. За умови відсутності вхідного сигналу, на базу кожного транзистора подається дуже мала напруга зміщення, щоб змістити робочі точки транзисторів близько до їх граничної області. При поданні вхідного сигналу, робочі точки транзисторів змістяться в

активну область, що приведе до нормального режиму роботи останніх та усунення спотворень сигналу. За відсутності вхідного сигналу через транзистор проходитиме невеликий колекторний струм. Отже, кожен транзистор проводить в активному режимі трохи більше половини циклу вхідного сигналу.

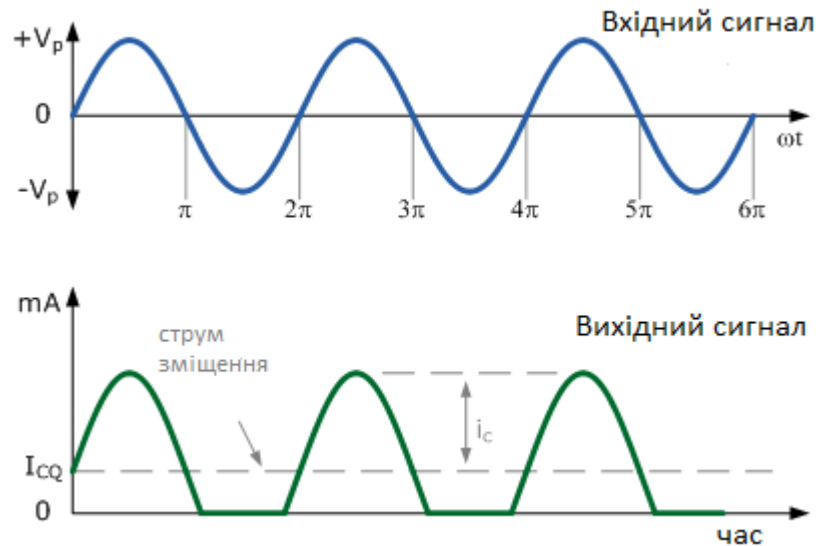


Рисунок 1.5 – Форма вихідного сигналу підсилювача класу "AB" відносно вхідного

Загальна ефективність підсилювачів даного класу вища за підсилювачі класу "A", проте менша за підсилювачі класу "B", при цьому спотворення вихідного сигналу незначне.

1.2.4 Клас "C"

Підсилювачі класів "A", "B" і "AB" вважають лінійними, тому що амплітуда і фаза їхнього вихідного сигналу пов'язана лінійною залежністю з амплітудою і фазою вхідного сигналу. Підсилювачі класу C в свою чергу не можна назвати лінійними згідно наведеним вище критерієм. Як і з транзисторами попередніх класів, управління останнім відбувається завдяки встановленню певного положення робочої точки шляхом подання зміщення на базу (затвор). Таким чином підсилювач класу C відноситься до тієї ж підгрупи, що і описані раніше класи. З усіх підсилювачів цієї

підгрупи клас С досягає найвищих значень ефективності, однак при цьому вихідний сигнал дуже сильно спотворюється. На базі (затворі) транзистора даного підсилювача задається таке зміщення, щоб він був закритий більше половини циклу вхідного сигналу. Оскільки більшу частину часу транзистор закритий, то і втрати на ньому мінімізовані, а ефективність завдяки цьому може досягати 100% в ідеальному випадку.

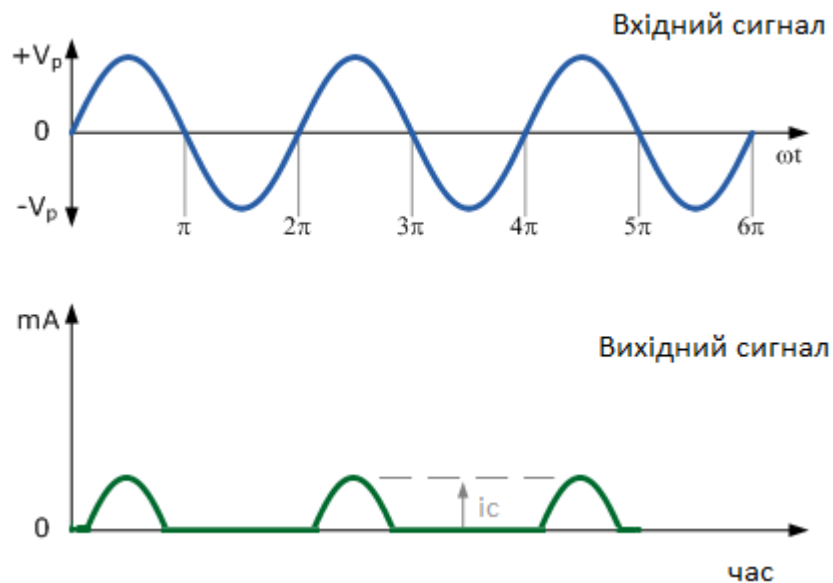


Рисунок 1.6 – Форма вихідного сигналу підсилювача класу "С" відносно вхідного

Підсилювачі класу "С" є найбільш ефективним класом підсилювача, але спотворення дуже великі, оскільки посилюється лише невелика частина вхідного сигналу, тому вихідний сигнал доволі сильно різниться з вхідним сигналом. Підсилювачі класу С мають найгірше відтворення сигналу [6].

1.3 Основні параметри підсилювальних каскадів

Будь-який підсилювач має певні параметри. Це ті особливі властивості, які змушують підсилювач виконувати певні маніпуляції з вхідним сигналом, і тому

роблять його придатним для певного завдання. Типові параметри підсилювача описані нижче.

1) Коефіцієнт підсилення – міра підсилення підсилювача, що показує наскільки він збільшує амплітуду сигналу. Точніше, це відношення амплітуди вихідного сигналу до амплітуди вхідного сигналу, що у англomовній літературі позначається літерою A . Значення цієї величини може бути розраховано для напруги (A_v), струму (A_i) або потужності (A_p). Підсилення для трьох різних типів підсилювачів можна описати, використовуючи відповідні формули:

$$A_v = \frac{V_{out}}{V_{in}} \quad (1.3)$$

де, V_{out} – амплітуда вихідної напруги;

V_{in} – амплітуда вхідної напруги.

$$A_i = \frac{I_{out}}{I_{in}} \quad (1.4)$$

де, I_{out} – амплітуда струму на виході;

I_{in} – амплітуда струму на вході.

$$A_p = \frac{P_{out}}{P_{in}} \quad (1.5)$$

де, P_{out} – потужність вихідного сигналу;

P_{in} – потужність вхідного сигналу.

Коефіцієнт підсилення підсилювача регулюється не тільки використовуваними компонентами, але і тим як вони між собою з'єднані у колі підсилювача.

2) Пропускна здатність – характеризує смугу частот сигналів що підсилюються. Підсилювачі не підсилюють сигнали однаково на всіх частотах. Наприклад, підсилювач, призначений для підсилення звукового сигналу, буде підсилювати сигнали з частотою менше приблизно 20 кГц, але не буде підсилювати сигнали більш високих частот. Підсилювач, призначений для радіочастот, підсилить смугу частот вище приблизно 100 кГц, але не підсилить звукові сигнали нижчих частот. У кожному випадку підсилювач має певну частотну характеристику, що включає в себе смугу частот, де він забезпечує адекватне підсилення, і виключаючи частоти вище і нижче цієї смуги, де підсилення менше, ніж достатнє.

3) Вхідний та вихідний опори. Значення вхідного опору дає змогу регулювати кількість струму, здатного надходити на вхідні клеми для даного значення напруги сигналу, що подається на певній частоті. На вхідний опір впливає ряд факторів, включаючи частоту поданого сигналу, коефіцієнт підсилення підсилювача, тощо. Вихідний опір підсилювача залежить не тільки від фактичних компонентів, підключених до виходу підсилювача. Це величина, що впливає на падіння напруги сигналу на вихідних клеммах підсилювача, коли подається струм. Чим більший струм на вихідних клеммах, тим більше зменшується напруга вихідного сигналу.

4) Зсув фази – це величина, на яку вихідний сигнал затримується або випереджає по фазі щодо вхідного сигналу, виражена в градусах. Якщо відбувається фазовий зсув на 90 градусів, то пік вихідної хвилі настає через чверть циклу після піку вхідної хвилі. Такий зсув може бути викликаний впливом таких компонентів, як резистори, котушки індуктивності та конденсатори в схемі підсилювача. Коли зсув фази набуває значення 180 градусів, вхід і вихід підсилювача будуть знаходитися в протифазі. Важливість даної величини в підсилювачі, залежить від призначення підсилювача.

5) Зворотній зв'язок – це процес передачі частки вихідного сигналу підсилювача назад на вхід. Зворотній зв'язок може мати місце для збільшення або зменшення вхідного сигналу. Коли зворотний зв'язок використовується для збільшення вхідного сигналу, він називається позитивним зворотним зв'язком, а коли

ефект зворотного зв'язку зменшує вхідний сигнал, він називається негативним зворотним зв'язком.

Позитивний зворотній зв'язок виникає, коли сигнал зворотного зв'язку знаходиться у фазі з вхідним сигналом, що збільшує амплітуду вхідного, а отже, і вихідного сигналу, ефективно збільшуючи коефіцієнт підсилення підсилювача.

Негативний зворотний зв'язок виникає, коли сигнал зворотного зв'язку знаходиться у протифазі з вхідним сигналом, зменшуючи амплітуду вхідного, а отже, і вихідного сигналу. Це спричиняє зменшення підсилення [7].

У високоякісних підсилювачах негативний зворотний зв'язок часто використовується для зменшення коефіцієнта підсилення підсилювача, оскільки будь-яке спотворення сигналу або фонові шуми, що створюються підсилювачем, також зменшуються. Також даний ефект збільшує пропускну здатність підсилювача.

1.4 Основні типи підсилювальних каскадів

В основі роботи підсилювальних каскадів лежить використання активних елементів. Зазвичай у якості активних елементів використовують польові та біполярні транзистори. Спосіб включення транзисторів в схему каскаду, а також кількість останніх визначає тип підсилювача. За конструкцією такі прилади поділяють на багатокаскадні та однокаскадні, симетричні та несиметричні, однотактні та двохтактні. Останній поділ являється найвагомішим при визначенні типу каскаду.

1.4.1 Однотактні підсилювальні каскади

Даний тип підсилювальних каскадів являється найбільш розповсюдженим, оскільки зі схемотехнічної точки зору їх легше побудувати. Конструкція такого приладу наступна: одна клемма вхідного та одна клемма вихідного кола з'єднані спільним проводом та під'єднані до спільної шини джерела живлення – корпусу, потенціал якого відносно землі приймають рівним нулю. Таке включення забезпечує несиметричність вхідного та вихідного ланцюгів відносно спільного проводу, тому підсилювачі такого типу відносять до розряду несиметричних. Також характерною рисою таких каскадів являється той факт що на вхід подається одна вхідна напруга й з виходу, відповідно, знімається одна вихідна напруга. Такий каскад особливий тим, що підсилювальний елемент у складі останнього завжди працює в активному режимі (режим підсилювача класу "А"), тому сигнали в таких пристроях підсилюються без нелінійних спотворень, тобто спотворень які виникають у наслідок нелінійності передаточних характеристик електронних приладів. Такі спотворення виражаються у вигляді появи нових частот (гармонік) у вихідному сигналі каскаду, що були відсутні у вхідному сигналі. В реальних підсилювачах такі спотворення завжди мають місце бути.

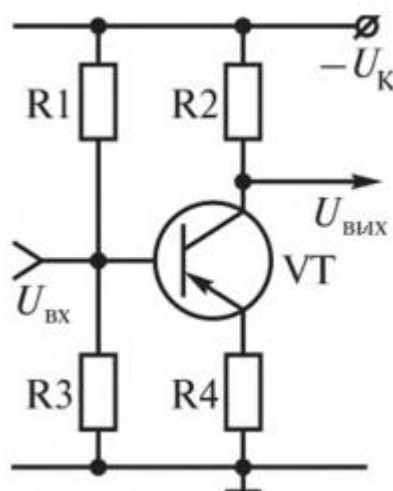


Рисунок 1.7 – Приклад однотактного підсилювального каскаду на біполярному транзисторі

Використання однотактового підсилювального каскаду класів "В" та "АВ" призведе до недопустимо великих значень нелінійних спотворень, що пов'язано зі збільшенням кута відсічки, тобто збільшенням часу, протягом якого пристрій відкритий і через нього протікає ненульовий струм.

Однотактні підсилювальні каскади можуть використовуватися як у якості вхідних каскадів для попереднього підсилення сигналів, так і у якості вихідних каскадів з високою вихідною потужністю.

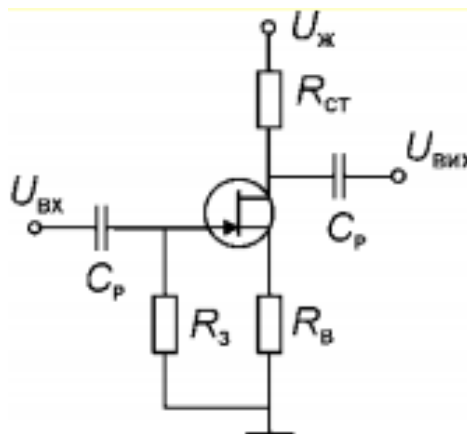


Рисунок 1.8 – Приклад однотактного підсилювального каскаду на польовому транзисторі

Однотактний підсилювальний каскад, побудований на основі польового транзистора має деякі переваги перед каскадом на біполярному транзисторі, а саме: струм досить малої величини що подається на затвор сприяє великому значенню вхідного опору, що дозволяє використовувати розділювальний конденсатор досить малої ємності, що значно здешевлює всю конструкцію підсилювача; потужні польові транзистори мають менший розкид основних параметрів в порівнянні з біполярними, що зменшує сумарний вихідний опір підсилювального каскаду, а також дещо полегшує конструкційні задачі, пов'язані з паралельним включенням транзисторів в схемі. Загалом до основних переваг використання польових транзисторів у схемах підсилювальних каскадів являються: висока температурна стабільність, мала потужність управління, слабка схильність до пробоя, самообмеження струму стоку, вища швидкодія, ніж у випадку використання біполярних транзисторів, малий рівень шуму [8].

Проте існують і недоліки використання польових транзисторів у якості активних елементів схем підсилювальних каскадів, які більш явно проявляються при використанні останніх в більш складних схемах, таких як двохтактні підсилювальні каскади.

1.4.2 Двохтактні підсилювальні каскади

Зазвичай двохтактні підсилювальні каскади містять в собі два однакових однотактних каскади, що з'єднані спільним нульовим проводом джерела живлення. Ці однотактні каскади працюють в протифазі зі спільним навантаженням. Основною перевагою двохтактного підсилювального каскаду над однотактним являється можливість отримання вдвічі більшої потужності на навантаженні, при використанні одних і тих же підсилювальних компонентів.

Конструкцію двохтактного каскаду можна розглядати як паралельне чи послідовне з'єднання входів та виходів двох однотактних каскадів зі спільним навантаженням. Ці два каскади утворюють відповідно два плеча двохтактного каскаду, на вхід кожного з яких подається дві однакові напруги що знаходяться в протифазі. На рисунку представленому нижче зображено приклад побудови схеми двохтактного підсилювального каскаду.

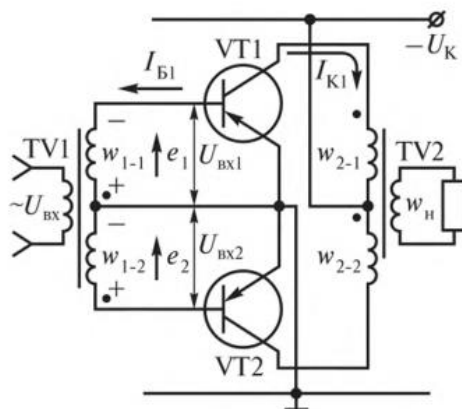


Рисунок 1.9 – Приклад двохтактного підсилювального каскаду на біполярних транзисторах

Зазвичай підсилювальні елементи двохтактного підсилювального каскаду працюють в режимі класу "В". При цьому, за відсутності сигналу на вході, тобто в режимі спокою, струм через підсилювальні елементи не проходить, значить вони знаходяться в режимі відсічки і струму в навантаженні немає. При подачі на вхід схеми напруги, вище порогового значення, один з підсилювальних елементів відкривається, а інший закривається, оскільки на останній буде прикладено рівну за величиною але протилежну за фазою напругу. Отже робота такого підсилювального каскаду буде складатися з двох тактів, оскільки змінна напруга складається з двох напівперіодів, що відрізняються одне від одного напрямком дії ЕРС, тому кожний напівперіод напруги матиме різний вплив на плечі двохтактного підсилувача, що і визначає режими їх роботи.

Як результат – на навантаженні такого каскаду буде спостерігатися безперервний струм синусоїдальної форми. Тобто, працюючи в режимах класів "В" чи "АВ", схема дозволяє отримати такий же рівень нелінійних спотворень, як і при роботі в режимі класу "А", при цьому безпосередньо режим класу "А" не використовується, оскільки споживана потужність збільшиться, що приведе до зниження значення ККД.

Двохтактні підсилювальні каскади використовуються в якості підсилувачів постійного та змінного струмів, використовуючи різноманітні види міжкаскадних зв'язків.

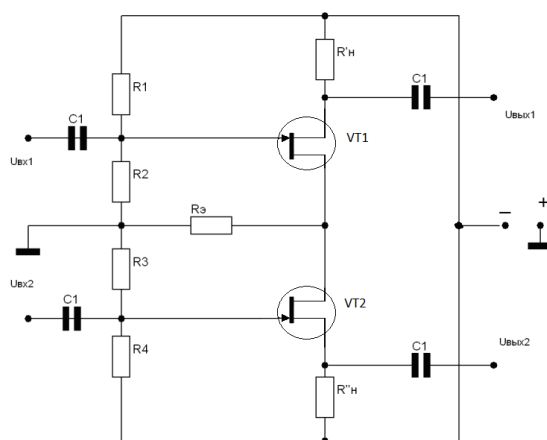


Рисунок 1.10 – Приклад двохтактного підсилювального каскаду на польових транзисторах

Недоліки використання потужних польових транзисторів в складних схемах підсилювальних каскадів перед біполярними транзисторами заключаються в наступному: польові транзистори потребують постійного захисту затвора стабілітронами, які в сучасних активних елементах монтуються в корпус останніх, що приводить до виникнення додаткових шумів; при побудові підсилювачів класу "А", тобто при великих значеннях постійних струмів, виникають спотворення сигналів термічного походження, на частотах нижче 100 Гц; в колі затворів потужних польових транзисторів використовують резистори для ліквідації спотворення струму при переключенні транзисторів та затримки при ввімкненні та вимиканні. Як наслідок шум на резисторі підсилюється цим самим транзистором. Поява такого шуму пояснюється теоремою Котельникова-Найквіста. Також спотворення сигналів виникає внаслідок появи паразитних ємностей між затвором одного транзистора та витком іншого, а також великими індуктивностями в області витoku [9].

Отже, використання польових транзисторів в схемах підсилювальних каскадів, замість біполярних обумовлено їх більшою термостійкістю, простотою використання та більш лінійними характеристиками, при чому для двохтактних каскадів негативні явища використання польових транзисторів подвоюються, також з'являються процеси несумісності транзисторів з різною провідністю.

1.5 Створення схемних моделей та симуляція їх роботи в середовищі CADENCE

Використовуючи програмні засоби для моделювання роботи різноманітних електричних схем CADENCE, можна побудувати будь-який підсилювальний каскад, щоб зрозуміти як працюватиме останній на практиці, оскільки дана платформа надає можливості симуляції різноманітних шумів, спотворень сигналів, зміни температурної складової навколишнього середовища, та багато іншого.

Першим кроком в створенні схеми є побудова останньої в робочому середовищі програми: спочатку необхідні компоненти розміщують на робочому столі, потім їх

з'єднують між собою проводами, після чого розроблена схема підлягає перевірці. Отримане схемотехнічне креслення повинно описувати основні електричні властивості всіх компонентів, проходить перевірка того що всі виводи компонентів з'єднані з тим чи іншим компонентом або заземленням (чи піном), чи немає проводів що висять у повітрі, тобто перевіряється виконання законів Кірхгофа. Якщо дана перевірка основних правил розробки схемотехнічних проектів пройшла вдало, можна почати симуляцію роботи останнього.

Для того щоб провести симуляцію роботи розробленої схеми, усі активні компоненти, що були задіяні, необхідно проініціалізувати, для чого використовують так звані бібліотеки компонентів, які описують усі електричні властивості даних компонентів. Для запису та зчитування цих даних, використовується одна з функцій платформи CADENCE Spice, що представляє з себе текстовий опис компонента електричної схеми, призначений для математичного прогнозування поведінки цього компонента за різних умов.

У середовищі CADENCE є внутрішній графічний редактор, що дозволяє отримати візуальне представлення роботи розробленої схеми, попередньо задавши параметри для вхідного сигналу, шумів, температурної складової, тощо.

Після успішної симуляції роботи розробленої схеми переходять до створення топології останньої. Топологія – це зображення того як розроблена схема буде виглядати у дійсності, тобто топологія демонструє фактичні електричні з'єднання, фізичне розташування проводів та компонентів які вони з'єднують, використовуючи реальні матеріали, які будуть задіяні при компонуванні розробленої схеми.

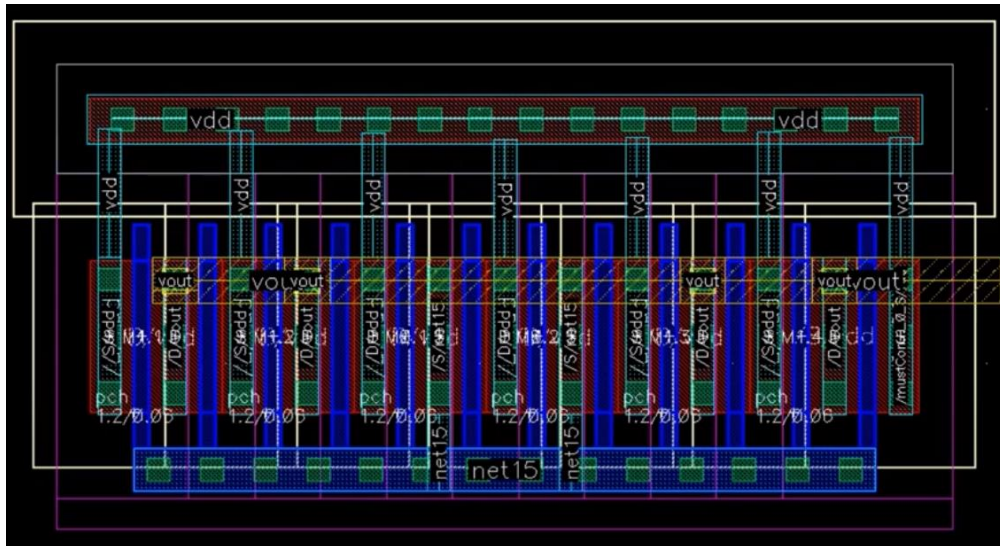


Рисунок 1.11 Приклад топології схеми струмового дзеркала в середовищі
CADENCE

Також в середовищі CADENCE присутня функція (Virtuoso XL) яка дозволяє автоматично створювати топологію розробленої схеми, основуючись на створеному нетлісті (список з'єднань). Ця функція постійно відслідковує з'єднання компонентів в топології та порівнює їх зі з'єднаннями в побудованій схемі. Щодо принципової схеми, компонування складної схеми зазвичай виконується ієрархічно: спочатку створюються базові компоненти, екземпляри яких використовуються в макетах більш високого рівня ієрархії.

Наступний крок у проектуванні схеми – верифікація розробленої топології. Створена топологія повинна відповідати складному набору правил проектування, для забезпечення найбільш низької ймовірності виробничих дефектів. Перевірка проводиться за допомогою інструмента, вбудованого в редактор топології – DRC (Design rule checker), що використовується для виявлення будь-яких порушень правил проектування під час та після створення топології. Знайдені помилки відображаються у вікні редактора топології у вигляді маркерів, а у окремому вікні відображаються відповідні правила, що були порушені.

Коли топологічне креслення відповідатиме усім правилам проектування, проводиться наступний крок перевірки: список з'єднань розробленої топології порівнюється з нетлістом побудованої схеми. Даний етап перевірки називають LVS

Check (Layout versus schematic check) і він виконується за допомогою інструменту Circuit extractor, який створює докладний список з'єднань. Даний інструмент здатен ідентифікувати окремі транзистори та їх з'єднання, а також паразитні ємності та опори, як неодмінно будуть присутні в реальних схемах. Таким чином, цей інструмент може забезпечити досить точну оцінку фактичних параметрів та паразитних характеристик розробленого пристрою, які в результаті визначають робочі характеристики останнього.

Останнім етапом розробки пристроїв в середовищі CADENCE являється повторна симуляція роботи останніх, на основі детального списку з'єднань, отриманого на попередньому етапі. Симуляція роботи схем на рівні транзисторів забезпечує чітку оцінку швидкодії приладу, вплив паразитних параметрів останнього, а також будь-які збої в роботі системи що виникають через невідповідність затримок сигналів [10].

Не зважаючи на детальну симуляцію роботи розроблених схем, успішне виконання останньої все ще не гарантує повністю успішний прилад, реальну продуктивність останнього можна перевірити лише шляхом тестування роботи виготовленого прототипу, оскільки більшість процедур моделювання та симуляції роботи моделей, що використовуються в сучасних інструментах проектування мають неминучі чисельні обмеження.

Загалом весь процес створення схемних моделей та симуляція їх роботи в середовищі CADENCE продемонстровано на рисунку, представленому нижче.

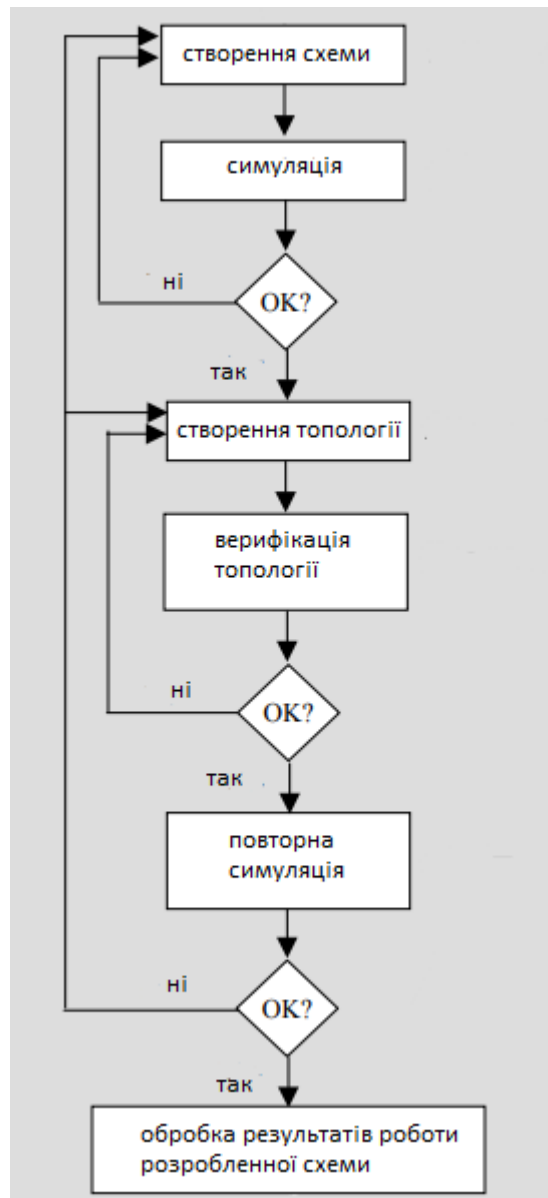


Рисунок 1.12 – Блок-схема алгоритму створення схемних моделей та симуляція їх роботи в середовищі CADENCE

Отже, процес побудови будь-якої електричної схеми складається з 6 послідовних етапів, що включає в себе етапи побудови принципової схеми, симуляцію роботи останньої, створення її топології та обробку вихідних характеристик.

1.6 Висновки

1. В даному розділі було наведено основні характеристики підсилювального каскаду, принцип його дії та основні параметри останнього.
2. Представлено поділ підсилювачів на типи та класи, розглянуто технологічний процес створення схемотехнічних рішень для підсилювальних каскадів, аналізу вихідних характеристик
3. Наведено алгоритми створення топології інтегральних схем в середовищі CADENCE, з подальшою верифікацією і аналізом на працездатність.

2 ПОБУДОВА СХЕМ ПІДСИЛЮВАЧІВ В СЕРЕДОВИЩІ CADENCE

2.1 Моделі транзисторів в програмі схемотехнічного аналізу PSpice

Точність розрахунку та побудови характеристик роботи схемотехнічних проектів визначається точністю симуляції використовуваних математичних моделей елементів схеми. При побудові підсилювальних каскадів, таких як диференційний підсилювач, в якості активних елементів зазвичай використовують моделі польових та біполярних транзисторів, тому вкрай важливо знати основні параметри останніх, способи їх розрахунку та залежності цих параметрів від різноманітних внутрішніх (наприклад, паразитні ємності та опори) та зовнішніх факторів (наприклад, температура середовища). Для побудови схемних моделей в середовищі CADENCE, зазвичай використовують програму PSpice, оскільки вона являється найпопулярнішою модифікацією програми SPICE (Simulation Program with Integrated Circuit Emphasis – програма для моделювання, орієнтована на інтегральні схеми) [11].

2.1.1 Модель біполярного транзистора в програмі схемотехнічного аналізу PSpice

Для моделювання роботи біполярного транзистора, в програмному середовищі PSpice використовується модель Гуммеля-Пуна, схема якої представлена на рисунку нижче.

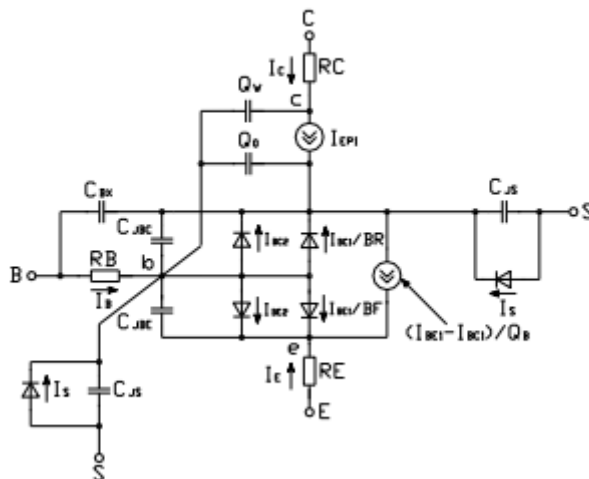


Рисунок 2.1 – Еквівалентна схемна модель Гуммеля-Пуна

Діоди в цій схемі моделюють передачу струму в прямому та оберненому напрямках, резистори – об'ємні опори бази емітера та колектора. Також в схемі присутні конденсатори що імітують ємності емітерного, колекторного переходу та переходу колектор-підкладка, що складаються з двох складових – дифузійної та бар'єрної. Кероване джерело струму та дві нелінійні ємності характеризують режим насичення, шляхом спотворення вихідних характеристик транзистора біля області насичення [12].

Наведену вище модель Гуммеля-Пуна можна спростити до моделі Еберса-Молла, якщо знехтувати деякими параметрами, схемне представлення якої показано на рисунку нижче.

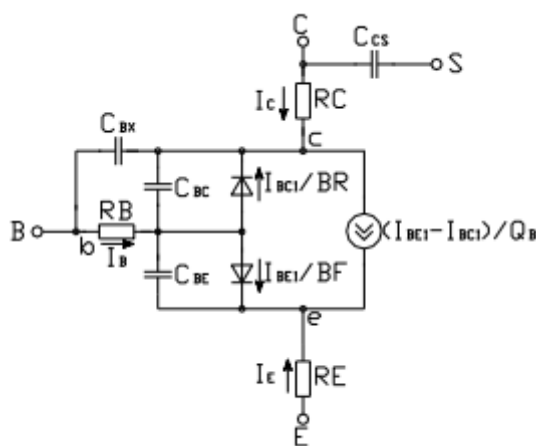


Рисунок 2.2 –Схемна модель Еберса-Молла

Дана модель заснована на суперпозиції нормального та інверсного режимів роботи біполярного транзистора, вона зв'язує струми на виводах останнього з напругою на p - n -переходах. Роль p - n -переходів тут відіграють діоди. Також така модель враховує ефект Ерлі, що відображає модуляцію ширини області бази. Даний ефект демонструє залежність струму колектора від напруги база-колекторного переходу, що приводить до модуляції ширини бази, також враховуються ефекти низького та високого рівнів інжекції носіїв, які визначають залежність коефіцієнтів підсилення струму бази в нормальному та інверсному включеннях від струму колектора і струму емітера відповідно. Ефект Ерлі дуже важливий для представлення роботи транзистора як реальної моделі, а не ідеальної [13].

2.1.2 Модель польового транзистора в програмі схемотехнічного аналізу PSpice

Схема заміщення для польових транзисторів в програмному середовищі PSpice виглядає так, як показано на рисунку нижче.

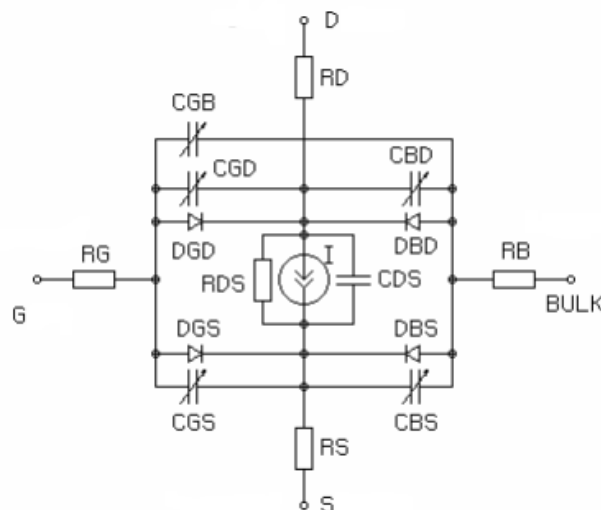


Рисунок 2.3 – Схема заміщення польового транзистора в середовищі PSpice

Як і в попередньому прикладі для біполярного транзистора, резистори R_G , R_D , R_S та R_B описують об'ємні опори затвору, стоку, витоку та підкладки відповідно, проте в даній схемі присутній ще один резистор R_{DS} , який шунтує стік-витік, він обумовлений поверхневими ефектами в польовому транзисторі. В схемі присутні конденсатори що імітують бар'єрні ємності переходів між выводами елементу. В даній схемі прийнято таке спрощення: не враховується заряд носіїв, що були накоплені далі від затвору, що постійно до нього дрейфують і тим самим підтримують струм, що протікає через закритий перехід впродовж деякого часу. Тому, при симуляції роботи польового транзистора, на вихідних характеристиках роботи останнього, спад струмів буде спостерігатися швидше, ніж для реального елемента. Тривалості спаду струмів в реальному польовому транзисторі визначаються середніми часом прольоту носіїв заряду через відповідні області, тому модель достовірна тільки за часів, більших ніж задані в ній часи прольоту.

Зазвичай, при побудові інтегральних схем використовуються моделі більш низьких рівнів ($LEVEL = 1$), для таких моделей схема заміщення польового транзистора приймає вигляд моделі Шихмана-Ходжеса, яка зображена на рисунку нижче.

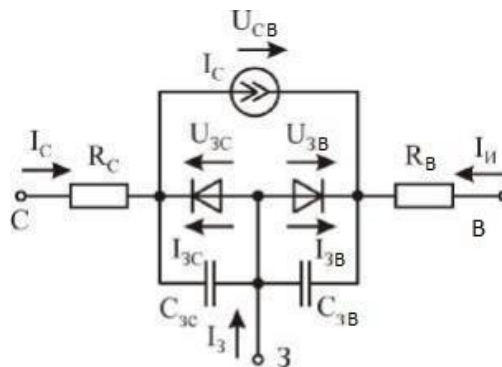


Рисунок 2.4 – Схемна модель Шихмана-Ходжеса

В даній схемі, діоди моделюють $p-n$ -перехід, тобто появу струму затвору як в нормальному так і в інверсному режимі роботи, резистори моделюють об'ємні опори стоку та витоку, якими на практиці можна знехтувати, кероване джерело струму відображає залежність струму стоку від напруги між затвором та витоком. Одним із

параметрів, якими описується джерело струму є коефіцієнт модуляції довжини каналу, що аналогічний ефекту Ерлі для біполярного транзистора [14].

Як вже було зазначено вище, дана програма не гарантує повну ідентичність параметрів схемних моделей реальним активним елементам.

2.2 Побудова диференційних підсилювачів в середовищі CADENCE

2.2.1 Поняття диференційного підсилювача

Диференційний підсилювач – це симетричний підсилювач, що має два входи та два виходи. Його відносять до розряду підсилювачів постійного струму. Даний прилад використовується для підсилення різності напруг на двох вхідних вузлах підсилювача, і в ідеальному випадку, вихідна напруга останнього пропорційна значенню різності вхідних напруг, і не залежить від їх абсолютних величин. Такі пристрої служать для підсилення повільно змінного сигналу та слабких сигналів, які можна втратити при сильних шумах, це, як приклад, цифрові сигнали що передають по довгих кабелях, звукові сигнали, радіочастотні сигнали, напруги електрокардіограм та інші, їх широко використовують в обчислювальних приладах, системах автоматичного регулювання та в різноманітних стабілізаторах. Нижня робоча частота підсилювача становить 0 Гц, а верхня визначається його призначенням та умовами роботи.

Для ідеального диференційного підсилювача, коефіцієнт передачі диференційного сигналу рівний відношенню різності напруг на виході до різності напруг на вході, як це показано у формулі нижче.

$$K_U = \frac{U_{\text{Вих1}} - U_{\text{Вих2}}}{U_{\text{Вх1}} - U_{\text{Вх2}}} \quad (2.1)$$

де, $\Delta U_{\text{Вих1}}$ – приріст напруги на одній з вихідних клем підсилювача.

Також, можлива ситуація, коли вихідну напругу знімають тільки з одного з несиметричних виходів, тоді коефіцієнт підсилення буде рівний:

$$K_U = \frac{\Delta U_{\text{вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} \quad (2.2)$$

де, $\Delta U_{\text{вих}}$ – приріст напруги на одній з вихідних клем підсилювача.

Оскільки реальний пристрій не володіє реальною симетрією, тому вихідна напруга залежить не тільки від різності, а й від суми вхідних сигналів.

$$U_{\text{вих}} = \frac{K_U(U_{\text{ВХ1}} - U_{\text{ВХ2}}) + K_C(U_{\text{ВХ1}} + U_{\text{ВХ2}})}{2} \quad (2.3)$$

де, K_U - коефіцієнт підсилення диференційної напруги, що дорівнює відношенню приросту вихідної напруги до різності вхідних напруг;

K_C – коефіцієнт передачі синфазного сигналу, тобто такого сигналу, при якому напруга на виході підсилювача буде рівною нулю, коли на бази обох транзисторів диференційної пари подають напруги що рівні за величиною та фазою, що викликає однакову за величиною зміну потенціалів колекторів, для підсилювача з ідеальною симетрією.

$$K_U = \frac{U_{\text{ВХ1}} - U_{\text{ВХ2}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} \quad (2.4)$$

де,

$$U_{\text{ВХ12}} = U_{\text{ВХ1}} - U_{\text{ВХ2}}, \quad (2.5)$$

вираз в знаменнику відображає вхідну синфазну напругу, при різності напруг на вході рівній нулю.

Міра ідеальності диференційного підсилювача, тобто його якість, визначається коефіцієнтом ослаблення синфазного сигналу. Формула для обчислення останнього представлена нижче.

$$K_{\text{ос. сф}} = \frac{K_U}{K_C} \quad (2.6)$$

Диференційний підсилювач вважається якісним, якщо значення коефіцієнту ослаблення синфазного сигналу лежить у межах $10^4 - 10^6$ [1].

Конструкція простого диференційного підсилювача складається з двох транзисторів, що утворюють диференційну пару, до колекторів котрих під'єднані різні, але однакові за величиною опору резистори, емітери котрих під'єднані до ще одного спільного резистора.

2.2.1.1 Принцип дії та технічні характеристики диференційних підсилювачів на біполярних транзисторах

Простий диференційний підсилювач на біполярних транзисторах виглядає наступним чином:

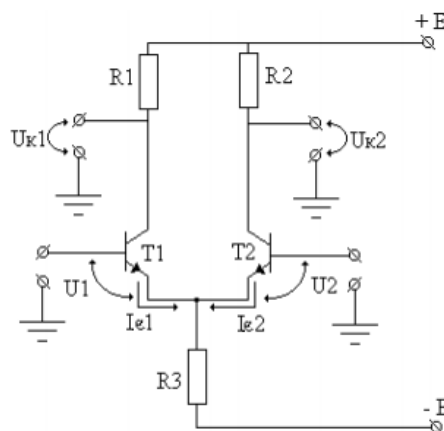


Рисунок 2.5 – Приклад схеми диференційного підсилювача на біполярних транзисторах

В основі диференційного підсилювача лежить балансний підсилювач, в якого закладено принцип збалансованого моста Уїнстона. Даний прилад представляє собою два з'єднаних каскади підсилення. Як видно з рисунку, представленого вище, вхідна напруга подається на бази транзисторів, а вихідна напруга знімається між колекторами. Якщо на обидва входи пристрою подати сигнали, що співпадають за фазою, струми що протікають по транзисторах однакові та рівні. Представлена схема нагадує схему струмового ключа, за винятком того, що в схемі струмового ключа транзистори відкриваються та замикаються по черзі, а в диференційному підсилювачі вони відкриті весь час та працюють в активному режимі.

Струм в колі резистора R_3 повинен бути постійним, тому в колі емітерів диференційної пари доречніше використовувати джерело постійного струму, замість резистора, який має достатньо високе значення внутрішнього опору.

Як вже було зазначено в попередньому розділі, існує два види вхідних сигналів: синфазний та диференційний. При подачі синфазного сигналу на входи ідеально симетричного підсилювача, вихідна напруга буде мати значення нуль, проте в силу чинників що присутні в роботі реальних пристроїв, таких як зміна температури, напруги живлення, поява шумів, старіння елементів та інше, приводять до появи синфазного сигналу. При подачі диференційного сигналу, збільшення потенціалу бази одного транзистора супроводжується зменшенням потенціалу бази іншого транзистора диференційної пари, і в результаті приросту струмів в колекторах та емітерах, аналогічні процеси відбуваються в колах колекторів транзисторів, звідки й знімають вихідну напругу. Загалом, сигнали що подаються на входи диференційного підсилювача можна представити як суму диференційного та синфазного сигналів, при цьому з різними значеннями коефіцієнтів підсилення, оскільки для диференційного сигналу він буде рівним:

$$K_{\text{диф}} = \frac{U_{\text{вих}}}{U_{\text{диф}}} = \alpha \frac{R_K}{r_e} \quad (2.7)$$

де, $U_{\text{диф}}$ – значення напруги диференційного сигналу;

α – статичний коефіцієнт передачі;

R_K – значення резистора в колі колектора;

r_e – опір емітерного переходу.

Як видно з формули, коефіцієнт підсилення диференційного сигналу тим більший, чим менше значення опору емітерного переходу.

Для виведення формули коефіцієнта підсилення синфазного сигналу, можна знехтувати опором емітерного переходу, оскільки його значення, в порівнянні зі значенням опору резистора в колі емітера досить мале. За умов повної симетрії схеми, вихідні напруги на обох виводах останньої будуть рівними, в режимі синфазного сигналу, тому кінцева формула для визначення коефіцієнта підсилення синфазного сигналу матиме наступний вигляд:

$$K_{\text{диф}} = \frac{U_{\text{вих}}}{U_{\text{синф}}} = -\alpha \frac{R_K}{2R_E} \quad (2.8)$$

де, $U_{\text{синф}}$ – значення напруги синфазного сигналу;

R_E – значення опору резистора в колі емітера.

З рівняння, представленого вище видно, що коефіцієнт підсилення синфазного сигналу тим менший, чим більше значення опору резистора в колі емітера.

Одним із найважливіших параметрів для диференційних підсилювачів являється значення коефіцієнту ослаблення синфазного сигналу, оскільки синфазний сигнал – це по суті шуми, визначається дана величина відношенням коефіцієнта підсилення диференційного сигналу до коефіцієнта підсилення синфазного сигналу, як це видно з рівняння, представленого нижче.

$$K_{\text{диф}} = \frac{K_{\text{диф}}}{K_{\text{синф}}} = -\frac{R_E}{r_e} \quad (2.9)$$

Як видно з формули, значення коефіцієнта ослаблення синфазного сигналу можна підвищити, збільшивши значення опору резистора в колі емітера, проте дана

маніпуляція приведе до збільшення розсіюваної на ньому потужності, збільшиться значення падіння напруги на емітерах транзисторів диференційної пари, тому для даної цілі використовують диференційний опір додаткового транзистора, оскільки великим змінам напруги біполярного транзистора відповідають малі зміни струму, що свідчить про велике значення диференційного опору останнього, струм бази якого задається додатковим резистором. Схему модифікованого таким чином диференційного підсилювача представлено на рисунку нижче [12].

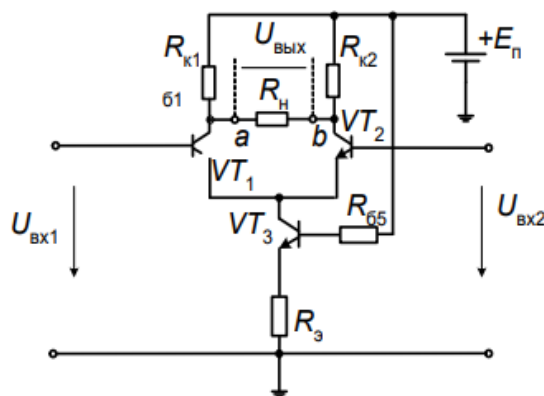


Рисунок 2.6 – Схема диференційного підсилювача з генератором струму

2.2.1.2 Принцип дії та технічні характеристики диференційних підсилювачів на польових транзисторах

Для багатьох технічних рішень необхідний диференційний підсилювач з великим значенням вхідного опору. Для даної цілі можна використовувати підсилювачі на біполярних транзисторах, проте значно кращих результатів для величини вхідного струму, діапазону робочих частот та інтенсивності синфазної складової сигналів можна досягнути використовуючи в якості активних елементів польові транзистори. Типова схема диференційного підсилювача на польових транзисторах зображена на рисунку нижче.

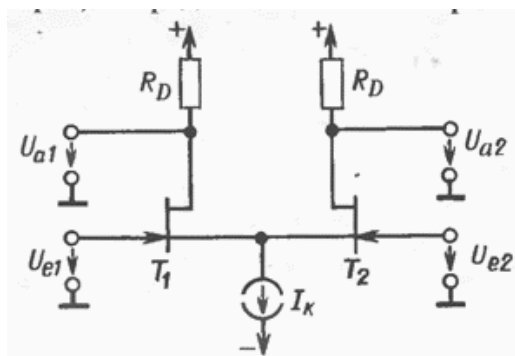


Рисунок 2.7 Типова схема диференційного підсилювача на польових транзисторах

Основна відмінність режимів роботи входних кіл підсилювачів на польових транзисторах, від підсилювачів на біполярних транзисторах полягає у тому, що входні кола польових транзисторів не споживає струм. Загалом принцип роботи такого підсилювального каскаду мало чим відрізняється від каскаду на біполярних транзисторах, тому далі будуть описані тільки особливості роботи диференційних підсилювачів на польових транзисторах.

Робоча точка обох транзисторів диференційної пари задається генератором постійного струму, в якості якого виступає схема струмового дзеркала.

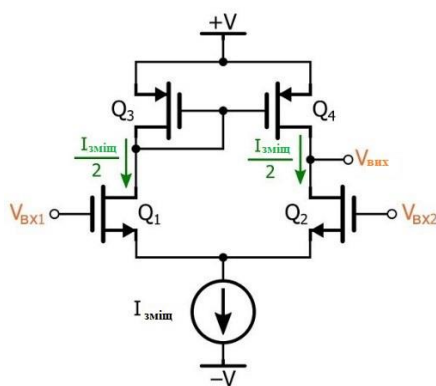


Рисунок - 2.8 Приклад схеми диференційного підсилювача з джерелом сталого струму

Оскільки схема диференційного підсилювача симетрична, підсилення синфазної складової сигналу не відбувається, так як напруги на обох входних клеммах пристрою змінюються на однакову величину, при цьому струми на обох плечах схеми залишаються незмінними, тому й вихідна напруга на обох клеммах також залишиться незмінною. Таким чином синфазний сигнал подавляється, в тому випадку якщо струм

генератора сталого струму ділиться порівну між правою та лівою плечами підсилювача.

Коефіцієнт підсилення диференційного сигналу визначається за формулою представленою нижче.

$$K_{\text{диф}} = \frac{2 SR_C (U_{\text{диф}}/2)}{U_{\text{диф}}} = SR_C \quad (2.10)$$

де, S – крутизна передавальної характеристики польового транзистора, що відображає залежність струму стоку від напруги на затворі;

R_C – опір в колі стоку.

При дії синфазного сигналу, обидва входи диференційного підсилювача знаходяться під однаковою напругою, струм в колі стоку обох транзисторів диференційної пари рівні та мають однаковий напрям поширення. Приймавши до уваги дані умови, можна розрахувати коефіцієнт підсилення синфазного сигналу, згідно з наступною формулою.

$$K_{\text{синф}} = \frac{R_{C1}}{2r_T} \quad (2.11)$$

де, r_T – опір джерела сталого струму.

Значення опору джерела сталого струму значно більше ніж значення опору в колі стоку, тому значення коефіцієнта підсилення синфазного сигналу досить мале. Значення коефіцієнту ослаблення синфазного сигналу можна розрахувати використовуючи представлену нижче формулу.

$$K_{\text{осл}} = \frac{K_{\text{диф}}}{K_{\text{синф}}} = \frac{Sr_T}{2} \quad (2.12)$$

Для ідеально симетричної схеми диференційного підсилювача, дана величина була б рівна нескінченності [13].

2.2.2 Побудова джерела сталого струму в середовищі CADENCE

Схема джерела сталого струму складається з диференційної пари, вхідного резистора та навантаження, з'єднаних між собою так, як показано на рисунку нижче.

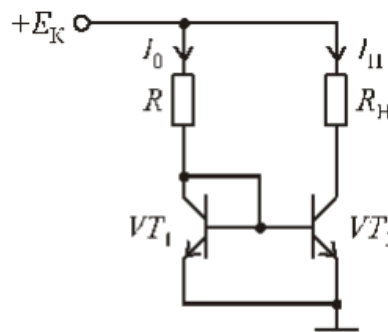


Рисунок 2.9 – Приклад схеми джерела сталого струму на біполярних транзисторах

Напруга база-емітерного переходу однакова для обох транзисторів диференційної пари. Параметри обох використовуваних транзисторів ідентичні. Ця умова забезпечує рівність управляючого струму, та струму на навантаженні, тобто транзистор VT2 передає в навантаження струм що рівний вхідному [14].

Обрана напруга живлення $E_K = 10$ В, вихідний струм $I_{\text{вих}} = 10$ мА. Оскільки транзистор VT1 включений за діодною схемою, напруга колектору $U_K = 0.7$ В, тому опір резистора R можна розрахувати наступним чином:

$$R = \frac{E_K - U_K}{I_0} = 9.3 \text{ кОм.} \quad (2.13)$$

Максимальний опір навантаження можна розрахувати, прийнявши значення напруги насичення колектор-емітерного переходу рівною $U_{\text{КЕ НАС}} = 0.2$ В за наступною формулою.

$$R_{\text{Н МАКС.}} = \frac{E_K - U_{\text{КЕ НАС}}}{I_H} = \frac{E_K - 0.2}{I_H} = 9.8 \text{ кОм} \quad (2.14)$$

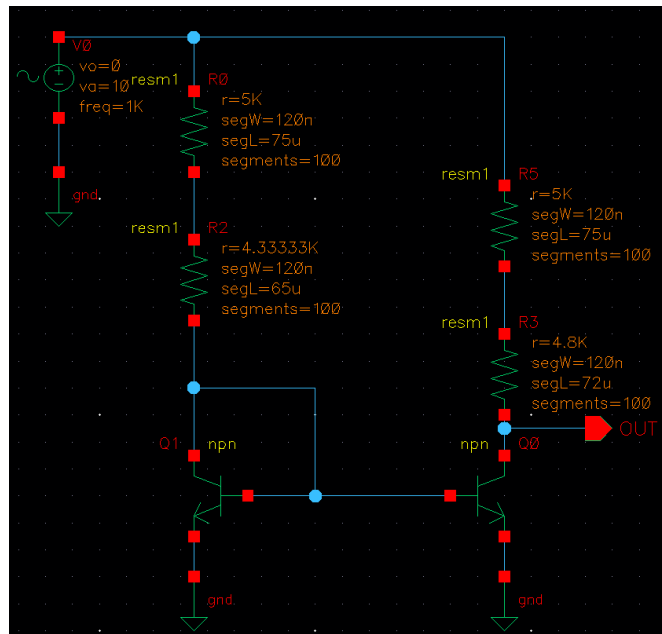


Рисунок 2.10 – Побудована схема джерела сталого струму на біполярних транзисторах

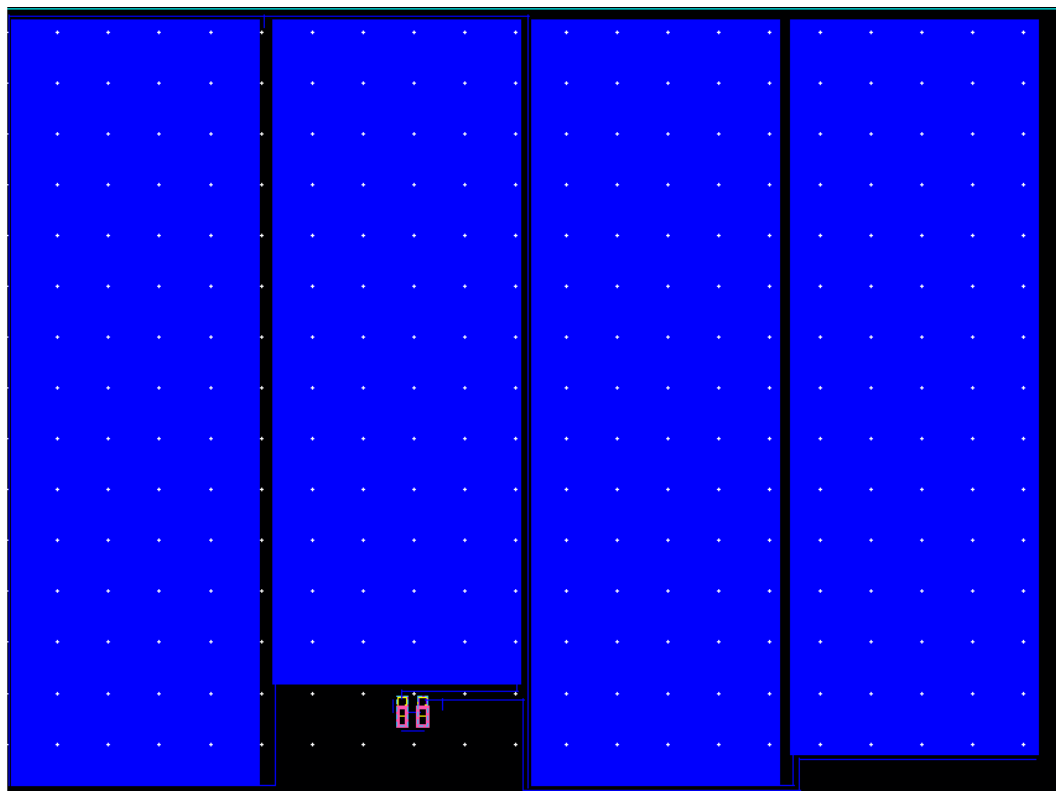


Рисунок 2.11 – Побудована топологія схеми джерела сталого струму на біполярних транзисторах

Для джерела сталого струму на польових транзисторів, типова схема виглядає, як показано на рисунку нижче.

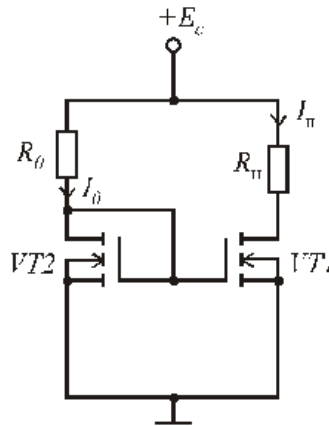


Рисунок 2.12 – Приклад схеми джерела сталого струму на польових транзисторах

Як правило, довжини каналів обох транзисторів диференційної пари обирають однаковими, і оскільки значення порогових напруг для VT1 та VT2 однакові, то відношення струмів пропорційно відношенню значень провідностей останніх, відношення струмів можна регулювати відношенням ширин каналів транзисторів. Значення порогових напруг обох транзисторів однакові і рівні $U_0 = 1$ В. Як і в попередньому прикладі, прийmemo напругу живлення $E_K = 10$ В, вихідний струм $I_{\text{вих}} = 10$ мА. Відношення вхідного струму до вихідного визначається значенням ширини каналів транзисторів диференційної пари, і оскільки для струмового дзеркала притаманна рівність вхідного та вихідного струмів, $W_1 = W_2$. Відношення ширини каналу до його довжини впливає на значення вихідного струму. При малих струмах, вихідне коло польового транзистора подібне резистору, величина провідності якого пропорційна ефективній напрузі, і струм транзистора залежить від відношення W/L , як видно з рівняння нижче.

$$I_D = \frac{1}{2} \cdot (W/L) \cdot C_{ox} \cdot \mu V_0^2 = \frac{g_m}{2} \cdot V_0^2, \quad (2.15)$$

Для забезпечення достатнього значення струму в колі стоку транзисторів диференційної пари, було обрано відношення $W/L = 30/2$. Розрахунок значень опорів резисторів можна провести, знаючи значення величини напруги в колі затвор-витік,

яке для польового транзистора $U_{3B} = 1.15$ В. Використовуючи формулу $R = \frac{E_K - U_{3B}}{I_0}$, отримаємо значення $R = 85$ Ом.

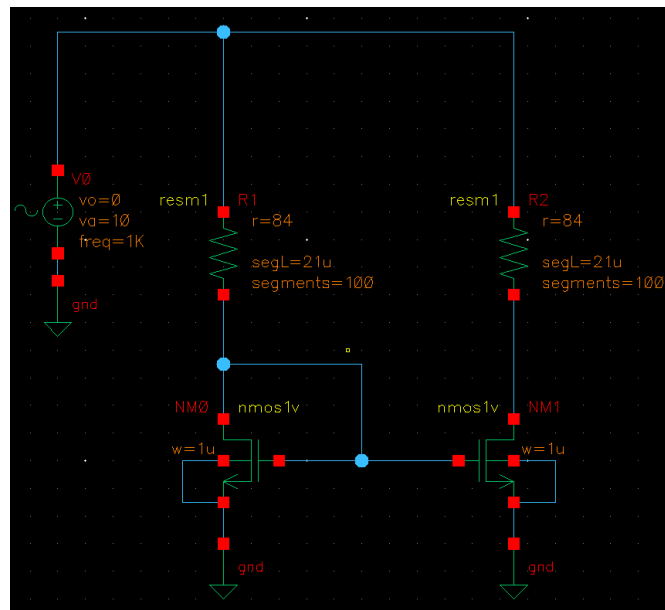


Рисунок 2.13 – Побудована схема джерела сталого струму на польових транзисторах

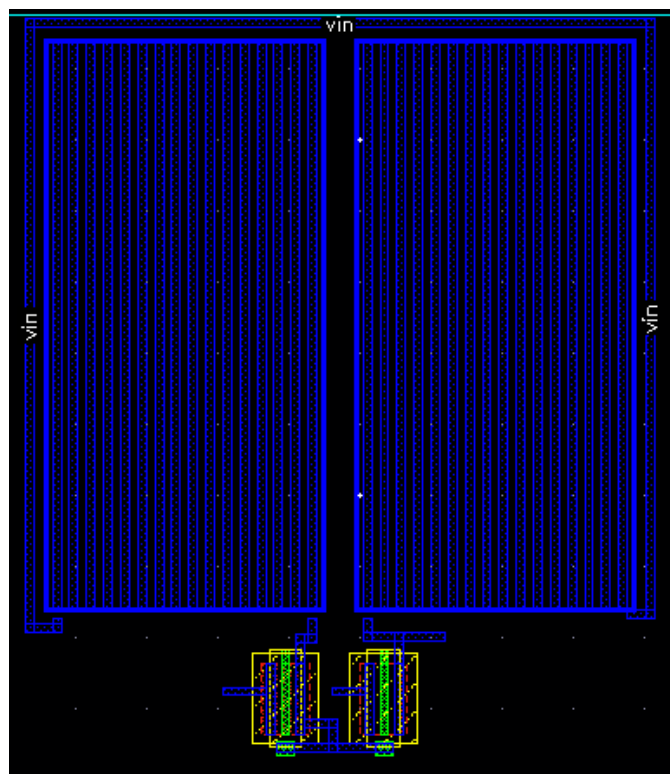


Рисунок 2.14 – Побудована топологія схеми джерела сталого струму на польових транзисторах

2.2.3 Побудова диференційних підсилювачів з джерелами сталого струму в середовищі CADENCE

Даний тип пристроїв складається з диференційного підсилювача, в колі якого під'єднано генератор сталого струму з додатковим транзистором замість джерела струму зміщення в колі емітерів. Приклад такої схеми наведено на рисунку нижче.

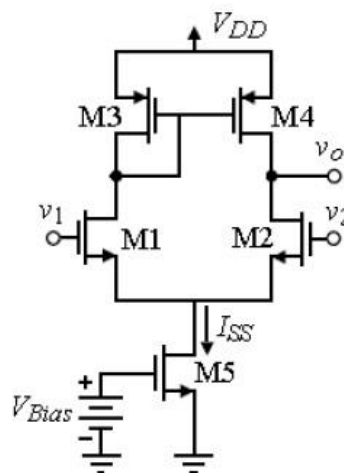


Рисунок 2.15 – Приклад схеми диференційного підсилювача з джерелом сталого струму

Використовуючи формули, представлені нижче можна розрахувати відношення значень ширини та довжини каналів для транзистора M_2 та M_1 . Вхідна напруга $V_{DD} = 10$ В, вхідний струм $I_{IN} = 100$ мкА

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 \quad (2.16)$$

де, I_D – струм в колі стоку;

μ_n – рухливість носіїв заряду;

C_{OX} – значення ємності оксиду;

V_{GS} – напруга в колі стік-витік;

V_T – значення порогової напруги.

Якщо замінити польовий транзистор еквівалентною моделлю, він перетвориться на джерело струму, до якого паралельно під'єднано резистор. Значення такого джерела струму складатиме $g_m V_{IN}$, де V_{IN} – значення вхідної напруги диференційного підсилювача.

$$g_m = \frac{2I_D}{V_{GS} - V_T} \quad (2.17)$$

де, V_T – значення порогової напруги польового транзистора.

$$g_m = 2 \cdot \pi \cdot C_L \cdot GBW \quad (2.18)$$

де, C_L – ємність навантаження;

GBW – (gain bandwidth) пропускна здатність, що визначає смугу частот, на якій відбувається підсилення сигналу.

Прийmemo $GBW = 10 \text{ МГц}$, тоді

$$\frac{W}{L} = \frac{g_m^2}{2I_D \mu_n C_{ox}} = 25.305 \approx 26. \quad (2.19)$$

Оскільки на вході схеми розташоване джерело сталого струму, вхідний струм ділиться порівну між обома гілками підсилювача, тому $I_D = 50 \text{ мкА}$. Виходячи з довідникових матеріалів, прийmemo для nmos транзисторів $\mu_n C_{ox} = 0.000156 \text{ мкА/В}^2$, $V_T = 0.7 \text{ В}$, для pmos транзисторів $\mu_n C_{ox} = 0.000048 \text{ мкА/В}^2$, $V_T = -0.95 \text{ В}$. Для транзисторів M_3 та M_4 , відношення ширини каналів до довжин визначається наступним чином: тоді

$$\frac{W}{L} = \frac{2I_D}{\mu_p C_{ox} (V_{GS} - V_T)^2} = 2.08 \approx 2. \quad (2.20)$$

Для обрахунку відношення ширини каналу до його довжини, використаємо наступну формулу.

$$V_{SAT} = \sqrt{\frac{2I_D}{\mu_p C_{ox} \frac{W}{L}}} \quad (2.21)$$

Розрахувати відношення ширини каналу транзистора M_5 до його довжини можна наступним чином:

$$\frac{W}{L} = \frac{2I_D}{\mu_p C_{ox} V_{SAT}^2} = 3.03 \approx 3. \quad (2.22)$$

Прийmemo довжини каналів для всіх транзисторів рівними $L = 10$ мкм, тоді $W_{M1} = W_{M2} = 260$ мкм, $W_{M3} = W_{M4} = 20$ мкм, $W_{M5} = 30$ мкм.

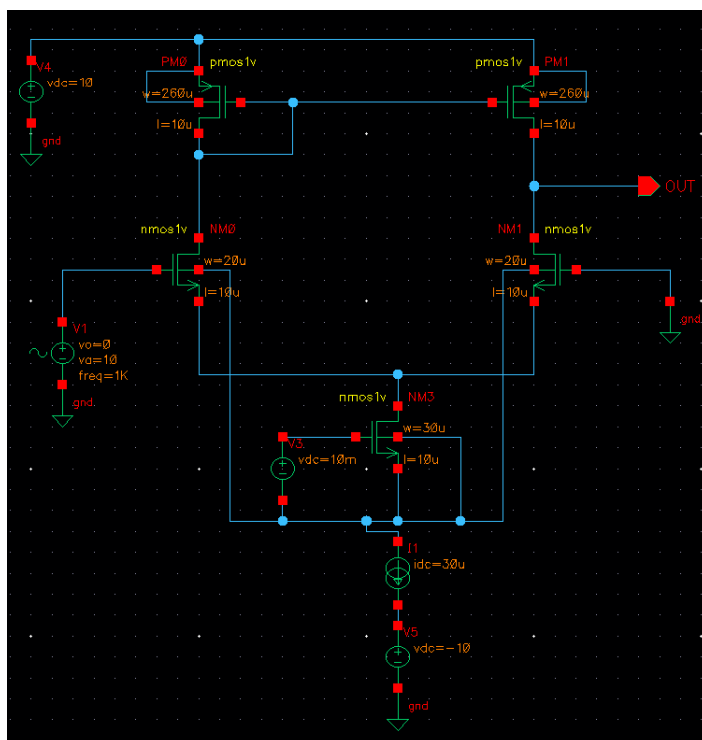


Рисунок 2.16 – Побудована схема диференційного підсилювача з джерелом сталого струму на польових транзисторах

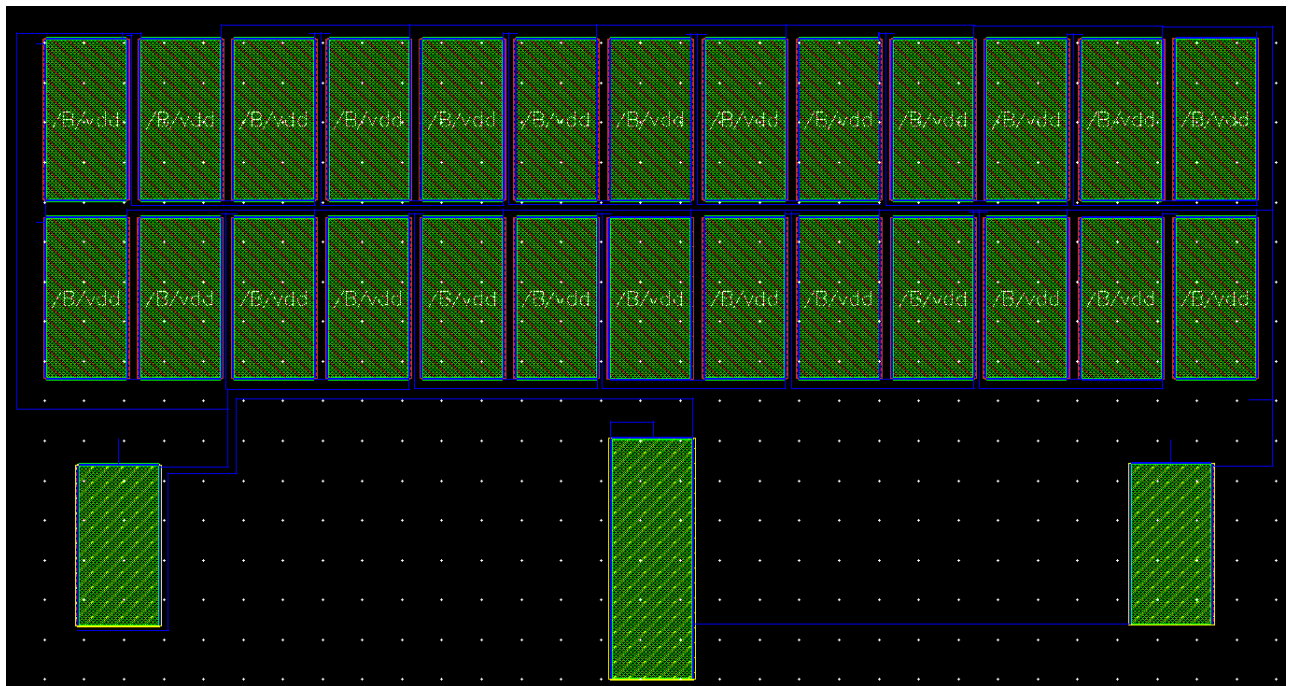


Рисунок 2.17 – Побудована топологія схеми диференційного підсилювача з джерелом сталого струму на польових транзисторах

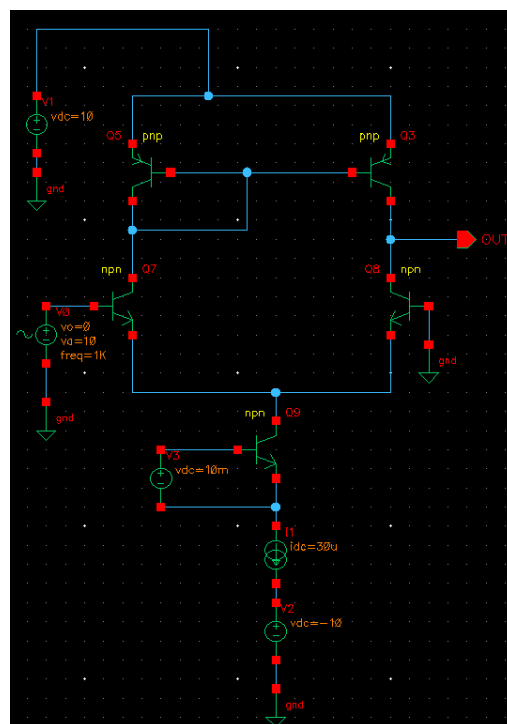


Рисунок 2.18 – Побудована схема диференційного підсилювача з джерелом сталого струму на біполярних транзисторах

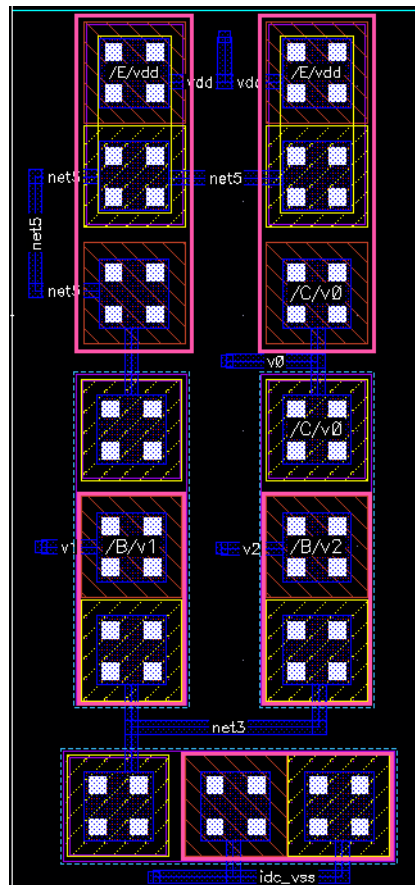


Рисунок 2.19 – Побудована топологія схеми диференційного підсилювача з джерелом сталого струму на біполярних транзисторах

В розглянутих вище схемах, джерело струму в колі емітерів диференційної пари було замінено на транзистор, оскільки завдяки даній маніпуляції підвищується коефіцієнт підсилення пристрою. Для джерела струму характерне досить високе значення опору за рахунок закритого колекторного переходу. Одним з можливих рішень даної проблеми може також виступити використання струмового дзеркала (джерела сталого струму) в колі емітерів диференційної пари. Як це вже було зазначено вище, транзистори струмового дзеркала мають однакові параметри.

2.2.4 Побудова схем диференційних підсилювачів з атенюатором на вході в середовищі CADENCE

Диференційні підсилювачі на основі транзисторів широко застосовуються в промисловості та для досліджень впливу шумів на сигнали. Існує безліч схемотехнічних рішень для здійснення перелічених вище цілей. Нижче будуть представлені зразки існуючих та використовуваних схем приладів що входять до складу компараторів, для забезпечення можливості дослідження сигналів за наявності високого рівня шумів.

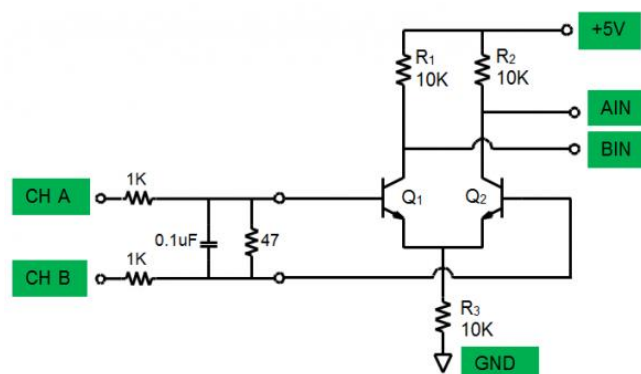


Рисунок 2.24 – Схема диференційного підсилювача на біполярних транзисторах з атенюатором на вході

Як видно з представленої вище схеми, емітери диференційної пари з'єднані з резистором, тобто в колі емітерів відсутнє джерело струму зміщення. База одного з транзисторів під'єднана до однієї з входних клем через захисний резистор, відповідно база другого транзистора підключена до другої входної клем, через коло атенюатора. В схемі присутні два резистора навантаження, що підключені між колекторами транзисторів диференційної пари та позитивним виводом джерела живлення. Вихідний сигнал знімається через навантажувальні резистори. Використання простого резистора у якості джерела струму зміщення має деякі обмеження, проте такий підсилювач легше сконструювати та виготовити.

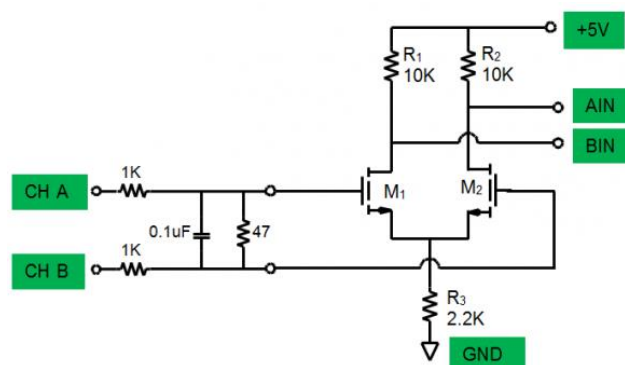


Рисунок 2.25 – Схема диференційного підсилювача на польових транзисторах з атенюатором на вході

Представлена вище схема відрізняється від попередньої, за винятком типу транзисторів диференційної пари, значенням опорного резистора в колі емітерів останніх, що свідчить про більш низький вхідний імпеданс. Транзистори необхідно обирати виходячи зі значення порогової напруги в колі затвор-витік, яка повинна бути рівна 800 мВ для обох транзисторів диференційної пари. Оскільки даний пристрій реальний, транзистори також були обрані існуючі, що задовольняють описаним вище вимогам - ZVN2110A, значення ширини та довжини каналу якого становлять $W = 300$ мкм, $L = 10$ мкм відповідно.

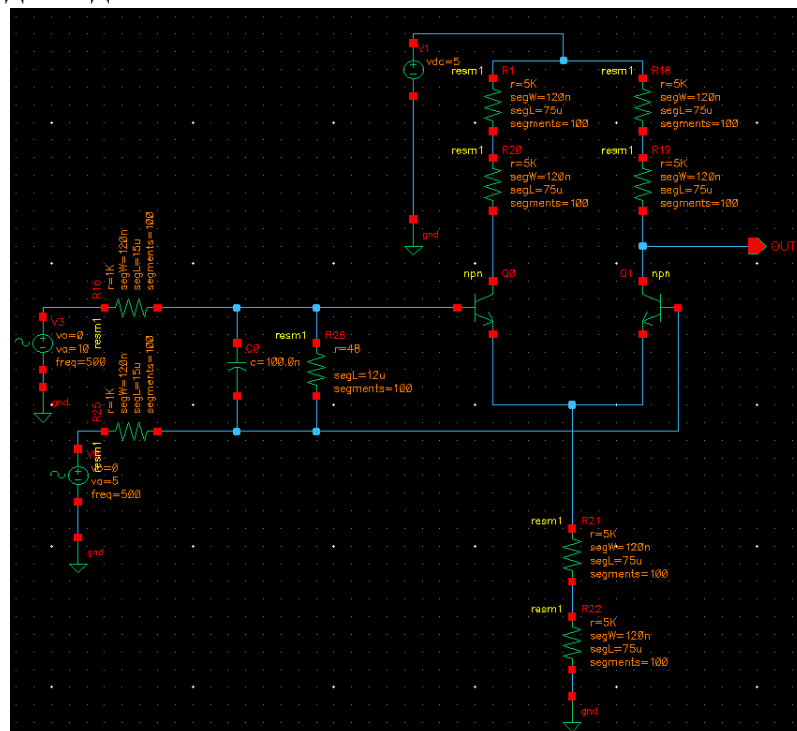


Рисунок 2.26 – Побудована схема диференційного підсилювача на біполярних транзисторах з атенюатором на вході

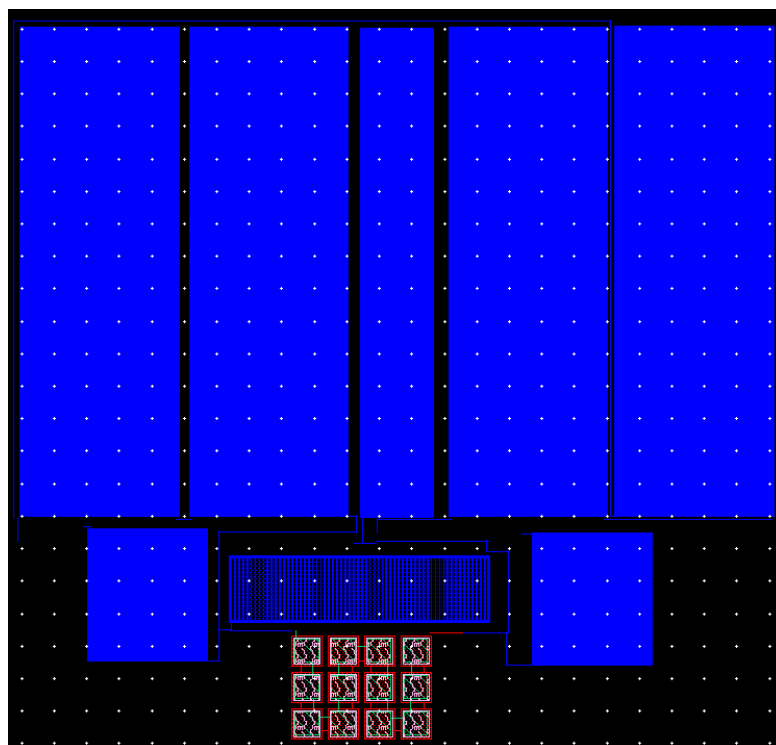


Рисунок 2.29 – Побудована схема диференційного підсилювача на польових транзисторах з атенюатором на вході

В деяких випадках, замість резистора в колі емітерів диференційної пари використовують схему Дарлінгтона – каскадне з'єднання декількох транзисторів, включених таким чином, що навантаженням в емітері попереднього каскаду являється перехід база-емітер транзистора наступного каскаду, тобто транзистори з'єднуються колекторами, а емітер вхідного транзистора під'єднується до бази вихідного. Також для збільшення швидкості закриття транзисторів, в складі схеми може використовуватись резистор навантаження першого транзистора. В цілому таке з'єднання розглядають як один транзистор, коефіцієнт підсилення струму якого дорівнює добутку коефіцієнтів підсилення струму першого та другого транзисторів, при роботі останніх в активному режимі. Однак, для схем підсилювачів, призначених для роботи на високих частотах, такі з'єднання не використовуються, оскільки гранична частота підсилення струму та швидкодія останніх менше ніж для окремо взятих транзисторів, проте для схем що працюють під високою напругою дане рішення корисне.

Представлені нижче схеми мають у своєму складі не зовсім схеми Дарлінгтона, тому при моделюванні вони були дещо змінені, для забезпечення більшого коефіцієнта підсилення.

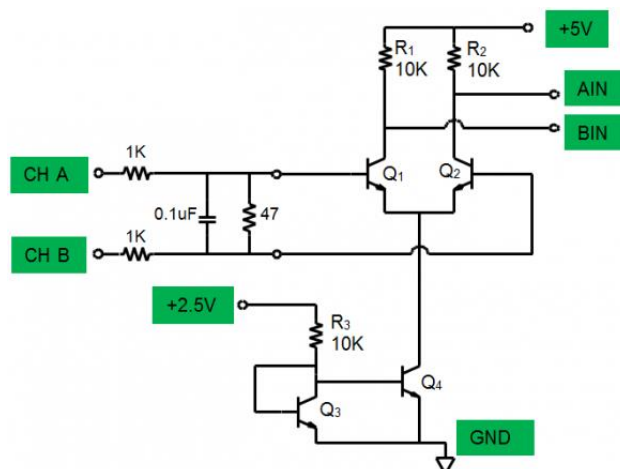


Рисунок 2.30 – Схема диференційного підсилювача на біполярних транзисторах з атенуатором на вході та видозміненою схемою Дарлінгтона

На відміну від біполярних, польові транзистори не використовуються в складеному включенні. Об'єднувати польові транзистори в один немає сенсу, оскільки вони й без того мають надзвичайно малий вхідний струм, проте для забезпечення стійкості схеми до імпульсних стрибків напруги використовують схему заміщення схеми Дарлінгтона на польових транзисторах. Як і в попередньому випадку, при моделюванні використовувалась класична схема Дарлінгтона, що відрізняється від приведеної на рисунку нижче [15].

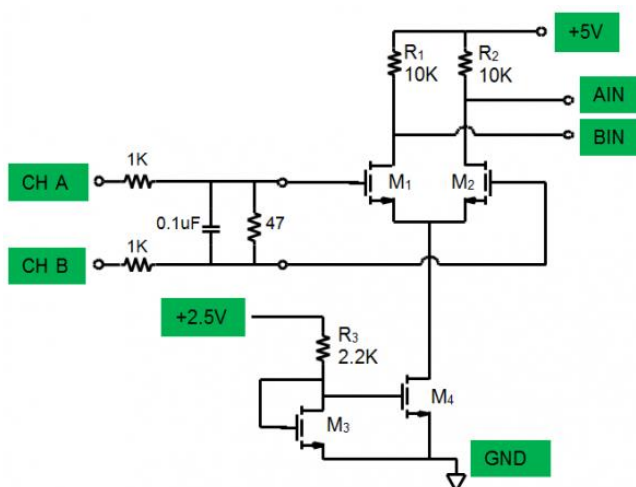


Рисунок 2.31 – Схема диференційного підсилювача на біполярних транзисторах з атенуатором на вході та видозміненою схемою Дарлінгтона

Експериментальним шляхом, з міркувань забезпечення найвищого можливого значення коефіцієнта підсилення напруги, для схеми диференційного підсилювача з атенюатором на вході та схемою Дарлінгтона на польових транзисторах, були обрані такі параметри каналів для транзисторів диференційної пари приладу: $W = 1$ мкм, $L = 100$ нм. Нижче представлені побудовані у середовищі CADENCE моделі згаданих вище пристроїв та топологічні креслення останніх.

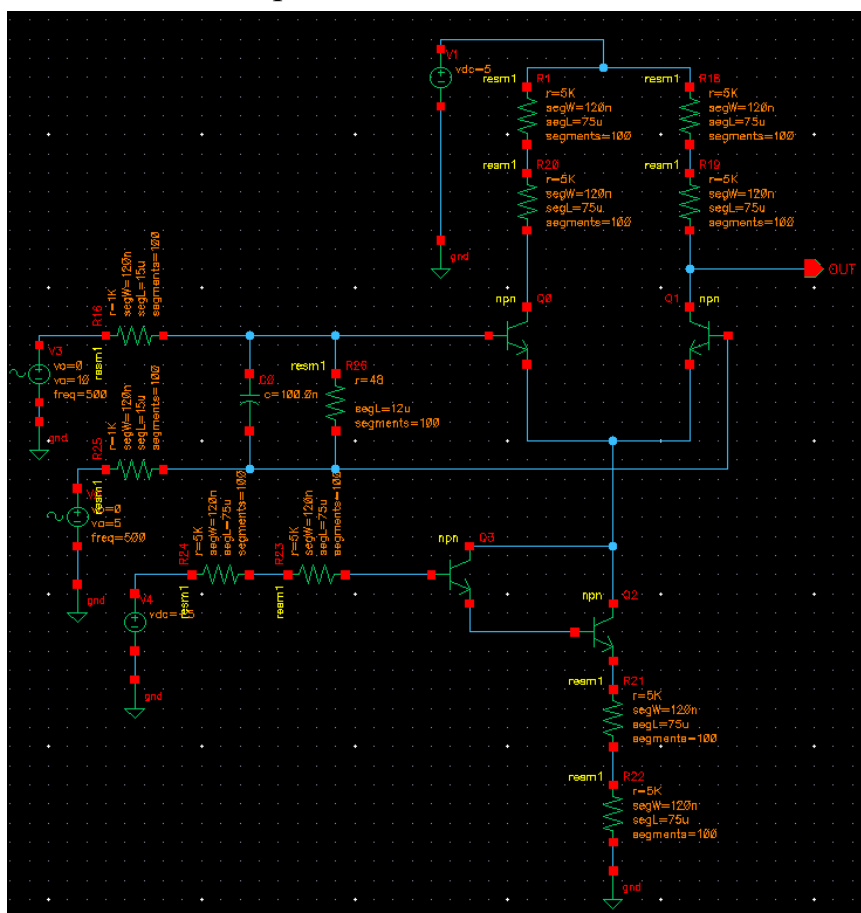


Рисунок 2.32 – Схема побудованого диференційного підсилювача на біполярних транзисторах з атенюатором на вході та схемою Дарлінгтона в колі емітерів

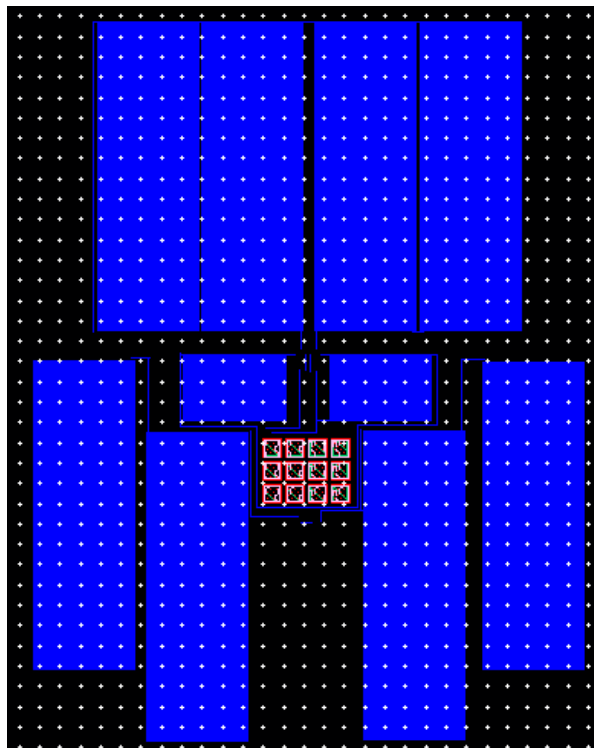


Рисунок 2.33 – Топологія схеми побудованого диференційного підсилювача на біполярних транзисторах з атенюатором на вході та схемою Дарлінгтона в колі емітерів

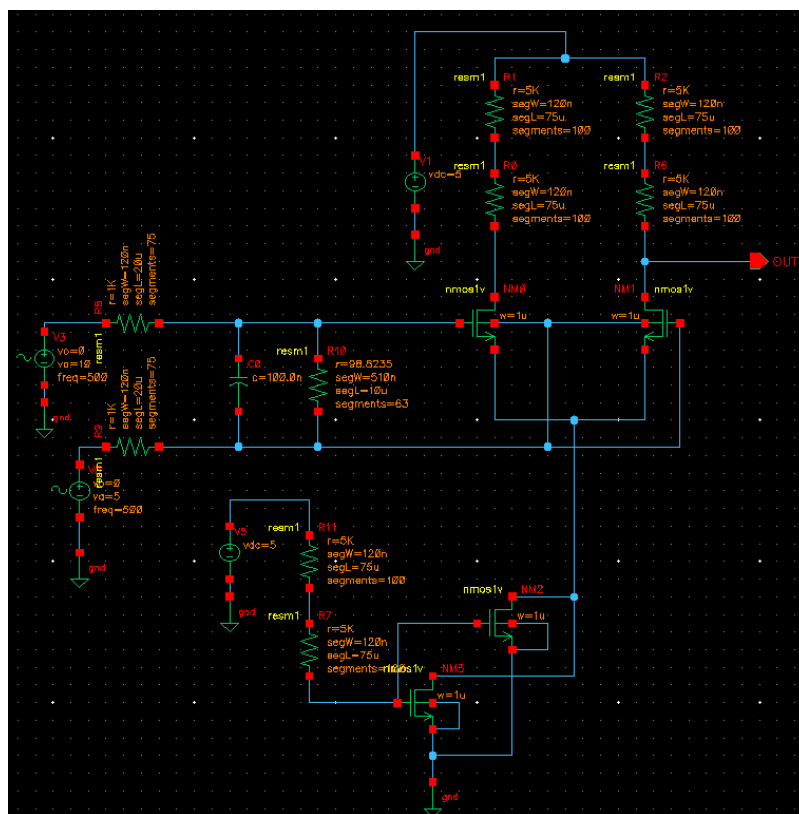


Рисунок 2.34 – Схема побудованого диференційного підсилювача на польових транзисторах з атенюатором на вході та схемою Дарлінгтона в колі затворів

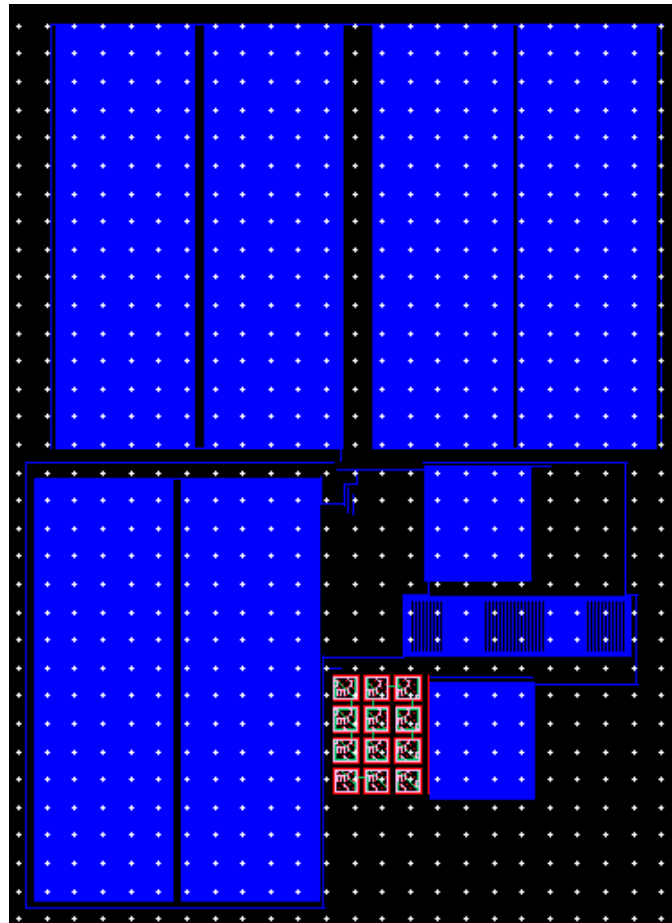


Рисунок 2.35 – Топологія схеми побудованого диференційного підсилювача на польових транзисторах з атенюатором на вході та схемою Дарлінгтона в колі затворів

2.2.5 Побудова диференційних підсилювачів з інвертором в середовищі CADENCE

Інвертор – це такий пристрій, що здатен змінювати форму вхідного сигналу. Зазвичай такі пристрої використовуються для інвертування сталої напруги в змінну, проте в деяких випадках необхідно навпаки отримати постійний сигнал, використовуючи в якості вхідного сигналу джерела змінної напруги, наприклад, для забезпечення коректної роботи зварювального апарату. Для даної цілі можна

використовувати диференційний підсилювач з інвертором, принципова схема якого представлена на рисунку нижче.

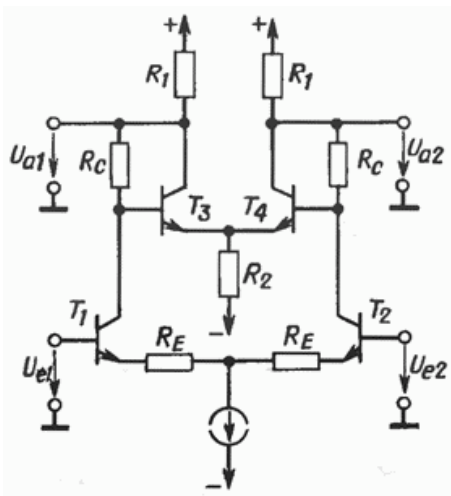
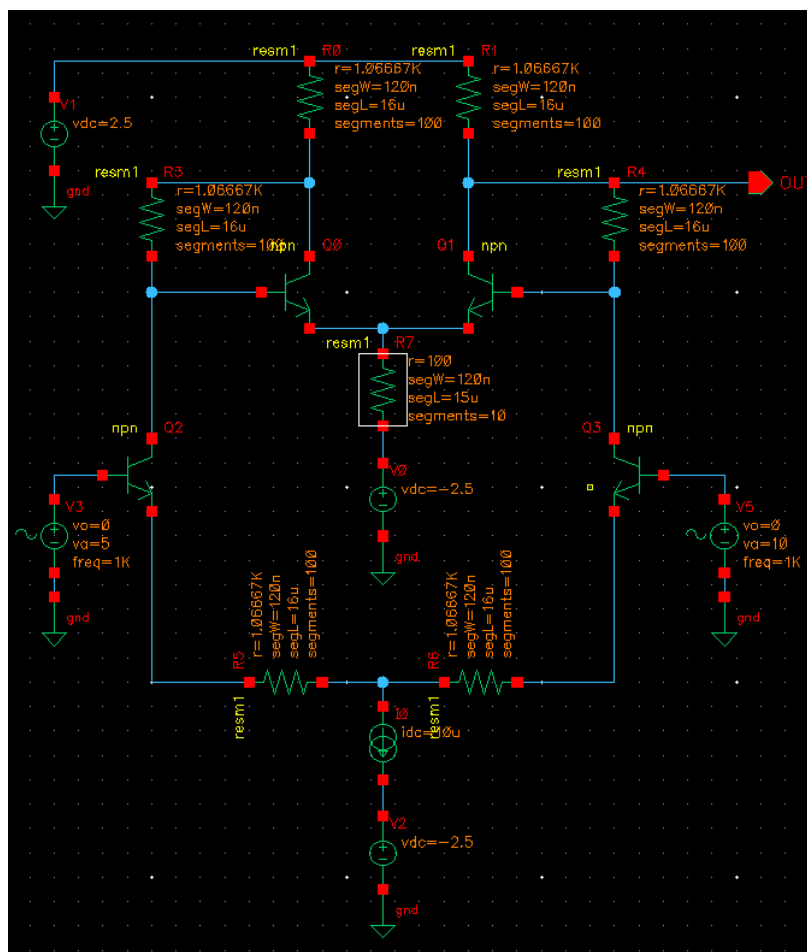


Рисунок 2.36 – Схема диференційного підсилювача з інвертором

Як видно з рисунку представленого вище, вхідні каскади підсилювачів ідентичні. Резистори R_C в колі баз другої диференційної пари призначені для забезпечення негативного зворотнього зв'язку, що дозволяє колекторним потенціалам вхідних транзисторів залишатись незмінними, що в свою чергу, сприяє розширенню смуги пропускання. Базові виводи другої диференційної пари являються точками в яких відбувається додавання сигналів, для котрих зміни напруг виявляються достатньо малими. Також резистори зворотнього зв'язку відіграють роль підсилення напруги. Резистор R_1 використовується для установки колекторного потенціалу, для забезпечення прийнятного значення вихідної напруги, величина опору резисторів зворотнього зв'язку обирається одного порядку зі значенням опорів резисторів R_1 . Дана схема може також використовуватися для підсилення сталого струму, а при коректному виборі параметрів компонентів схеми можна досягти досить широкої смуги частот, на якій відбувається підсилення [16].

Оскільки спроба розрахунку параметрів схеми не дала результатів підсилення напруги на виході, параметри компонентів схеми були обрані експериментальним шляхом, тому опори всіх резисторів, окрім R_2 були обрані рівними 1 кОм, а опір резистора в колі емітерів другої диференційної пари було прийнято рівним 100 Ом. При використанні резисторів з опорами < 1 кОм, підсилення диференційного сигналу

взагалі не відбувалось, а при використанні резисторів з більшими опорами, підсилення відбувалось на доволі широкій смузі частот, проте коефіцієнт підсилення був доволі малим. Обрана конфігурація забезпечую найбільш можливе значення коефіцієнту підсилення напруги, проте ширина смуги частот, на якій відбувається підсилення, що являється особливістю використання даної схеми, оскільки в порівнянні з приведеними раніше схемами диференційних підсилювачів, для даного приладу вона може сягати значень в кілька разів перевищуючих останніх, досить посередня. При моделюванні диференційного підсилювача з інвертором на польових транзисторах, значення ширини та довжини каналів транзисторів були також обрані в результаті експериментального підбору значень, з міркувань забезпечення більш високого значення коефіцієнта підсилення напруги, і біли прийняті: $W = 600$ нм, $L =$



100 нм, проте ширина смуги частот, на якій відбувається підсилення виявилася доволі малою, що буде розглянуто в наступному розділі.

Рисунок 2.37 – Побудована схема диференційного підсилювача з інвертором на біполярних транзисторах

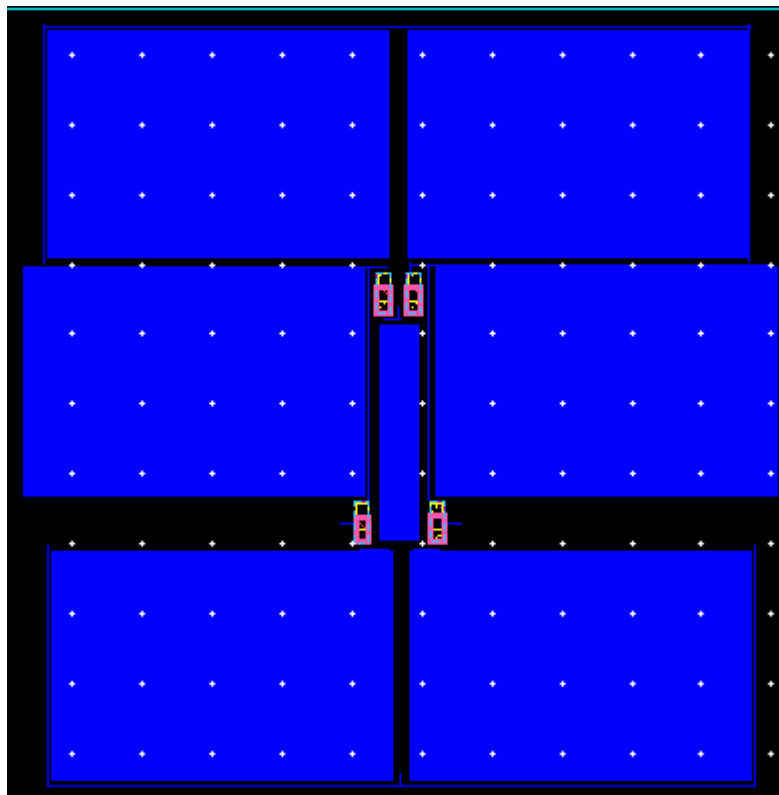


Рисунок 2.38 – Побудована топологія схеми диференційного підсилювача з інвертором на біполярних транзисторах

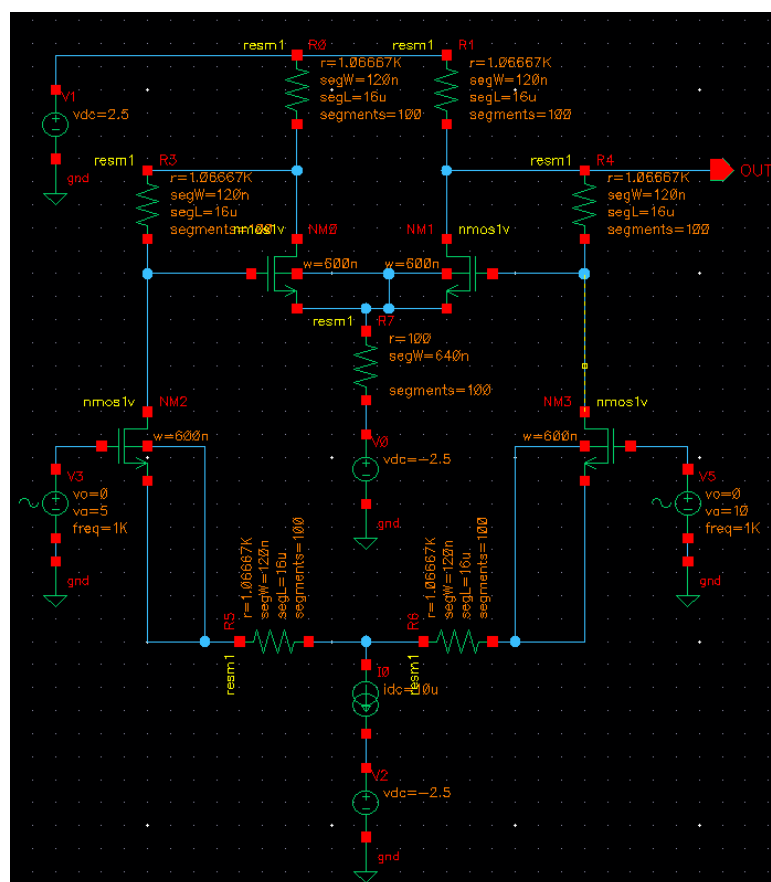


Рисунок 2.39 – Побудована схема диференційного підсилювача з інвертором на польових транзисторах

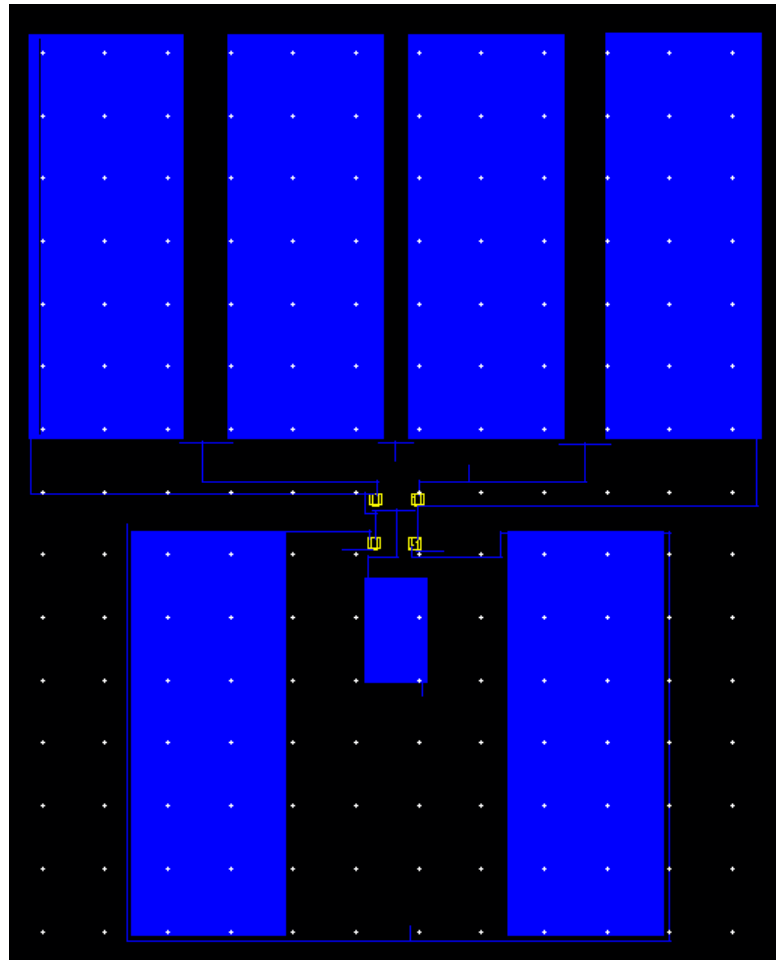


Рисунок 2.40 – Побудована топологія схеми диференційного підсилювача з інвертором на польових транзисторах

2.2.6 Побудова диференційних підсилювачів з касковною схемою в середовищі CADENCE

Схема широкосмугового диференційного підсилювача з касковною схемою, що має симетричний вхід та вихід представлена на рисунку нижче.

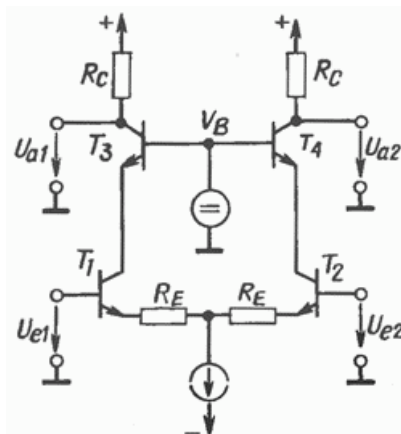


Рисунок 2.41 – Схема диференційного підсилювача з каскодною схемою

Як видно з рисунку представленого вище, транзистори обох плечей диференційного підсилювача замінені каскодними схемами. Дана маніпуляція була застосована для запобігання прояву ефекту Міллера. Зовнішні кола та самі переходи транзисторів мають певну паразитну ємність, яку необхідно враховувати при розробці швидкодіючих та високочастотних схем. Ця паразитна ємність обмежує швидкість зміни напруги у схемі, оскільки будь-яка схема має свої кінцеві вихідні опір та струм. Наглядно проявлення ємностей переходів транзистора представлено на рисунку нижче.

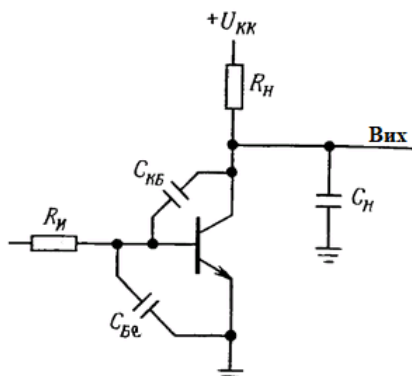


Рисунок 2.42 – Ємності переходів та навантаження в транзисторному підсилювачі

Вихідна ємність утворює RC -коло з опором навантаження R_H , яке включає в себе як опір навантаження так і опір колектору. Ємність C_H включає в себе ємність переходу та ємність навантаження. RC -коло на виході транзисторного підсилювача приводить до спаду сигналу на частоті:

$$f = \frac{1}{2\pi R_H C_H} . \quad (2.23)$$

Як і будь-який підсилювач, представлений на рисунку вище пристрій має певний коефіцієнт підсилення напруги, тому невелике значення поданої напруги на вхід схеми приводить до збільшення значення напруги в колі колектору що в K_U разів перевищує вхідний, який по відношенню до останнього буде інвертованим. Тому, для джерела сигналу, ємність C_{KB} буде в $K_U + 1$ разів більше ніж ця ємність, що підключена між базою та землею, а отже можна розглядати ємність зворотнього зв'язку як конденсатор з ємністю $C_{KB}(K_U + 1)$, що підключений між входом та землею. Ефектом Міллера називають підвищення ефективного значення ємності C_{KB} , який часто виявляється основним чинником спаду підсилення. Існує кілька методів для боротьби з проявленням ефекту Міллера при побудові підсилювальних каскадів на транзисторах, наприклад при використанні включення транзисторів зі спільною базою він буде повністю відсутнім, можна зменшити прояв паразитного опору, що з'являється внаслідок виникнення паразитної ємності, шляхом заземлення емітера при подачі сигналу на підсилювальний каскад через емітерний повторювач, використовувати каскад з заземленою базою одного з транзисторів диференційної пари. Також можна використовувати підсилювач з каскодною схемою, як в даному прикладі, при цьому транзистор T_1 виступає в ролі підсилювача з заземленим емітером, оскільки значення опору резистора R_E обирається доволі малим, а резистор R_C є спільним колекторним резистором. Транзистор T_3 ввімкнений в коло колектору транзистора T_1 для того щоб запобігти зміні сигналу в колекторі останнього і тим самим запобігти прояву ефекту Міллера, при протіканні колекторного струму через резистор R_C [17].

Широкосмугові підсилювачі мають певні недоліки. Одним з таких недоліків являється низька стійкість схеми, тому вводять негативний зворотній зв'язок що охоплює декілька каскадів, проте для забезпечення певного значення коефіцієнта підсилення також застосовують місцевий негативний зворотній зв'язок в окремих каскадах, для чого в представлену вище схему вводять резистори R_E , за допомогою

котрих реалізується негативний зворотній зв'язок по струму, шляхом зменшення крутизни вхідних транзисторів [18].

$$S' = \frac{1}{R_E + 1/S} \quad (2.24)$$

де, S' – частотна характеристика підсилювача;

S – крутизна транзисторів диференційної пари;

R_E – резистор в колі емітерів транзисторів диференційної пари.

Для подальшого розрахунку параметрів компонентів схеми диференційного підсилювача з каскодною схемою необхідно обрати ширину смуги частот на якій буде відбуватися підсилення. Оберемо $f_g = 100$ МГц, тоді граничну частоту f_C , що приблизно рівна частоті зрізу вихідного фільтра нижніх частот, можна розрахувати наступним чином:

$$f_C = f_g \cdot \sqrt{2} \approx 150 \text{ МГц}. \quad (2.25)$$

Приблизне сумарне значення паразитних ємностей монтажу та внутрішніх ємностей транзисторів було прийнято рівним 6 пФ. Величину опору резисторів в колі колекторів транзисторів генератора сталого струму можна розрахувати за формулою:

$$R_C = 1/2\pi f_C C_S \quad (2.26)$$

де, R_C - величина опору резисторів в колі колекторів транзисторів генератора сталого струму;

f_C – гранична частота;

C_S - сумарне значення паразитних ємностей монтажу та внутрішніх ємностей транзисторів.

Отримаємо значення $R_C \approx 180$ Ом, що являється достатньо малим значенням для опору в колі колектору, тому для забезпечення достатньо високого значення

коефіцієнта підсилення напруги необхідне високе значення крутизни, для забезпечення високого значення струму в колі колектору. Значення останнього можна розрахувати шляхом визначення розсіюваної потужності транзисторів і зменшення частоти f_T , що є частотою за якої коефіцієнт підсилення приймає значення 1 і визначається як добуток коефіцієнта підсилення на ширину смуги частот, при збільшенні значення колекторного струму. Прийmemo струм в колі колектору транзистора диференційної пари рівним 10 мА, тоді $S^{-1} \approx 3$ Ом. Забезпечення вагомого значення зворотнього зв'язку досягається при виконанні умови $R_E \gg S^{-1}$, тому оберемо $R_E = 15$ Ом. Також для підвищення значення вхідного опору диференційного підсилювача можна використовувати польовий транзистор в якості повторювача в колі витоку, а поширити смугу частот, на яких відбувається підсилення можна збільшивши значення повного колекторного опору біля граничної частоти, що можна втілити в життя ввімкнувши послідовно з резистором в колі колектору транзистора джерела сталого струму відповідну індуктивність. Для розглянутого прикладу значення індуктивності повинно бути порядку 0.3 мкГн. Даний метод називається *L*-корекцією [19].

Оскільки значення крутизни польових транзисторів доволі мале, для підсилення значення вихідної напруги вони не використовуються в складі даної схеми, проте при підборі правильного відношення ширини та довжини каналів транзисторів можна досягти певного підсилення. Експериментальним шляхом, значення ширини та довжини каналів для польових транзисторів були обрані такими: $W = 600$ нм, $L = 100$ нм.

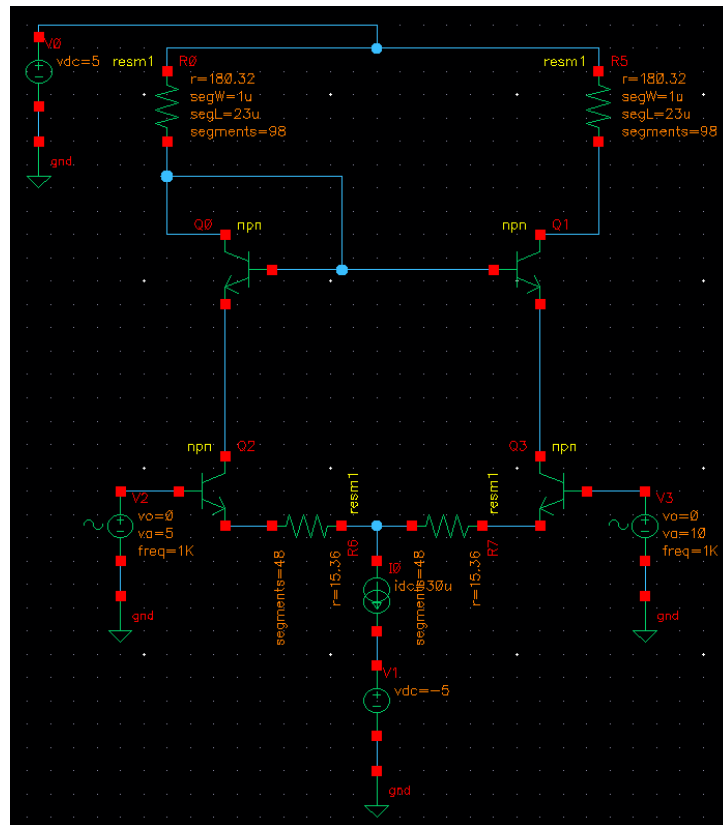


Рисунок 2.43 – Побудована схема диференційного підсилювача з каскодною схемою на біполярних транзисторах

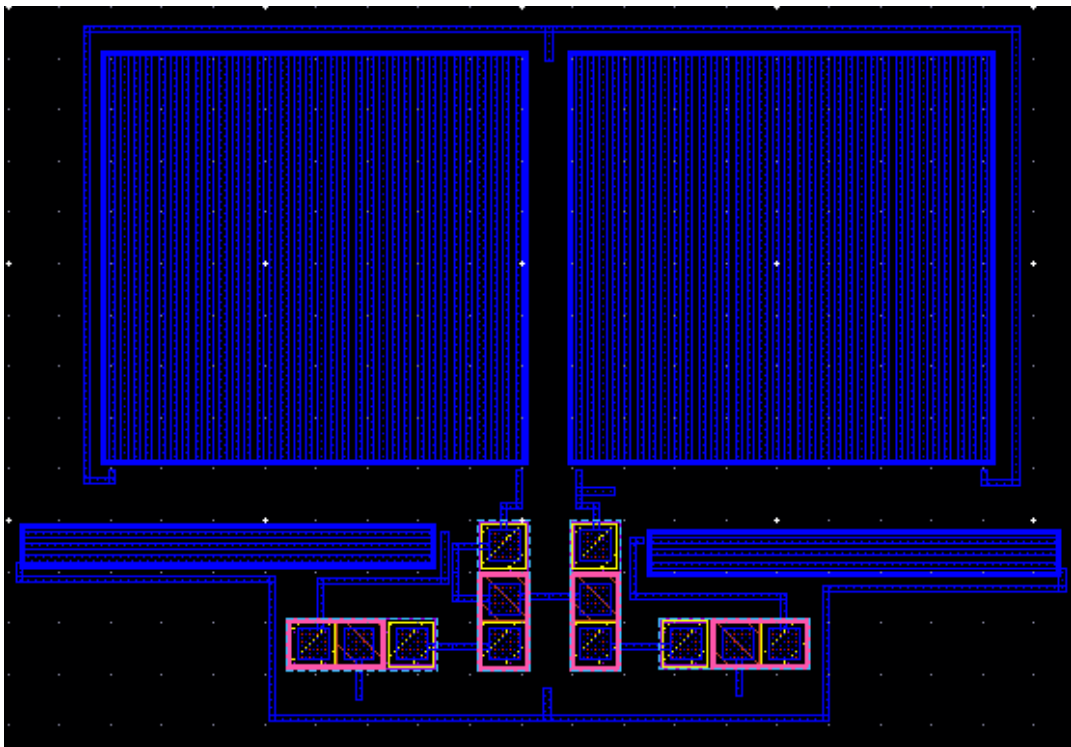


Рисунок 2.44 – Побудована топологія схеми диференційного підсилювача з каскодною схемою на біполярних транзисторах

2.3 Висновки

1. В розділі приведено основні властивості, режими роботи і співвідношення для аналізу коректності роботи диференційних підсилювачів, представлені результати розрахунку параметрів компонентів обраних схем диференційних підсилювачів на біполярних та польових транзисторах.
2. Наведено принципові схеми підсилювальних каскадів та топологічні креслення останніх, з метою наглядної демонстрації результатів роботи в середовищі CADENCE, аналізу фізичних розмірів розроблених приладів та подальшого аналізу роботи представлених в даному розділі схем диференційних підсилювальних каскадів.

3 АНАЛІЗ РЕЗУЛЬТАТІВ

3.1 Аналіз ефективності підсилення вхідних сигналів розроблених схем диференційних підсилювачів

3.1.1 Аналіз вихідних характеристик розроблених схем генераторів сталого струму

Якщо розглядати генератор сталого струму, або як його ще називають струмове дзеркало, як ідеальну модель – це ідеальний інвертуючий операційний підсилювач, який при цьому змінює напрям струму, або це джерело струму кероване струмом. На рисунках нижче представлені графіки струмів, виміряних на полюсах резисторів розроблених схем генераторів сталого струму.

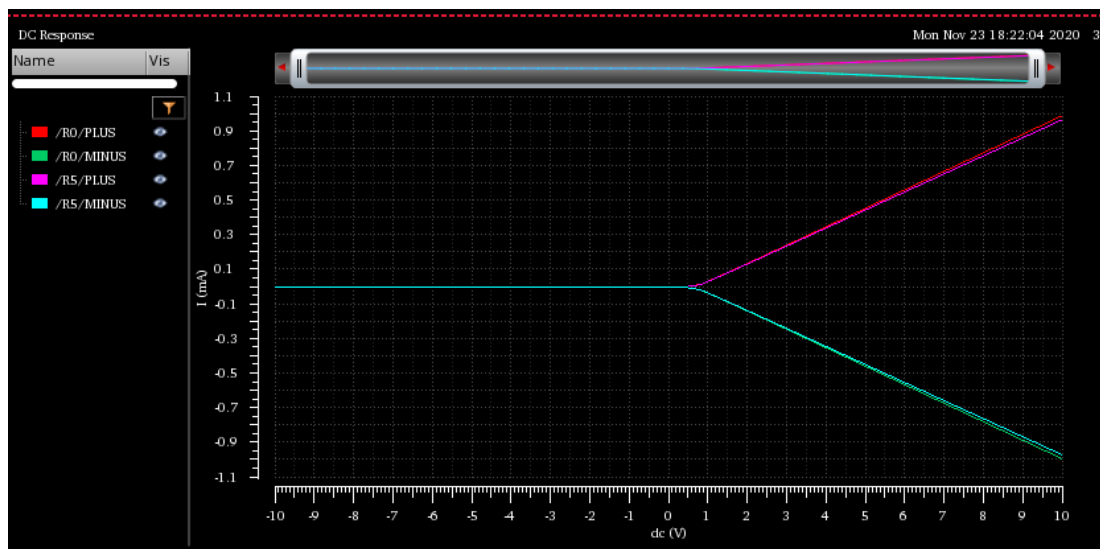


Рисунок 3.1– Представлення процесу віддзеркалення струмів на обох плечах розробленої схеми генератора сталого струму на біполярних транзисторах

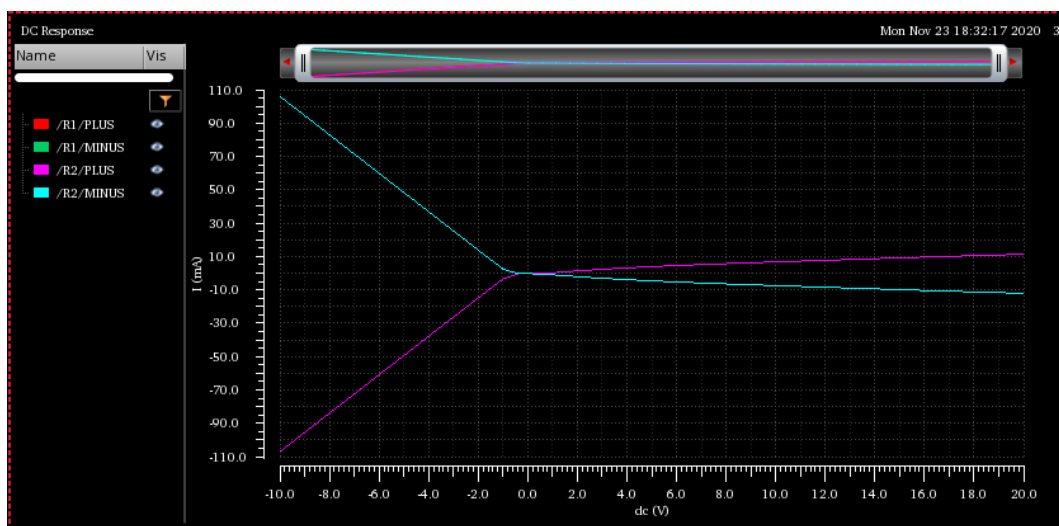


Рисунок 3.2—Представлення процесу віддзеркалення струмів на обох плечах розробленої схеми генератора сталого струму на польових транзисторах

Як видно з представлених вище рисунків, при подачі негативної напруги, генератор сталого струму на біполярних транзисторах не проводить струм, проте та ж схема на польових транзисторах навпаки.

Зміни значення вихідної напруги розроблених схем відносно вхідної представлені на рисунках нижче.

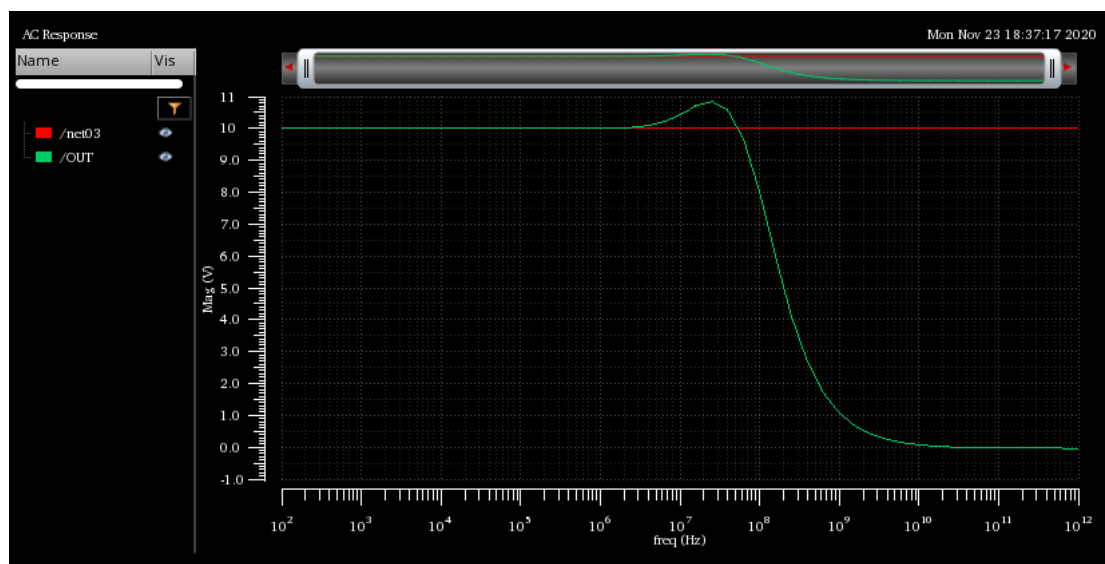


Рисунок 3.3 – Представлення зміни значення вихідної напруги відносно вхідної для схеми генератора сталого струму на біполярних транзисторах

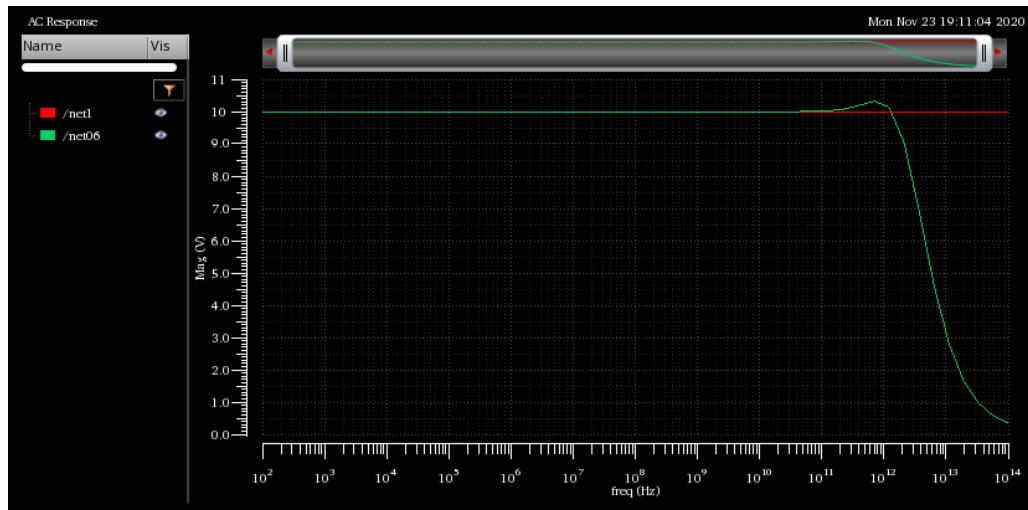


Рисунок 3.4 – Представлення зміни значення вихідної напруги відносно вхідної для схеми генератора сталого струму на польових транзисторах

Отже, коефіцієнт підсилення напруги для схеми генератора сталого струму на біполярних транзисторах становить:

$$K_U = \frac{U_{\text{Вих}}}{U_{\text{Вх}}} = \frac{10.85 \text{ В}}{10 \text{ В}} = 1.085 \quad (3.1)$$

На частоті $f = 25.119$ МГц. Коефіцієнт підсилення напруги для схеми генератора сталого струму на польових транзисторах становить:

$$K_U = \frac{U_{\text{Вих}}}{U_{\text{Вх}}} = \frac{10.33 \text{ В}}{10 \text{ В}} = 1.033 \quad (3.2)$$

Отже, як видно з представлених вище графіків, для генератора сталого струму на біполярних транзисторах притаманне підсилення напруги в мегагерцовому діапазоні, а для його аналогу на польових транзисторах – в гігагерцовому, причому коефіцієнт підсилення останнього дещо менший. Також видно що пропускну здатність схеми на біполярних транзисторах та схеми на польових транзисторах відносно рівні.

3.1.2 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з джерелами сталого струму

Диференційний підсилювач використовується у випадках коли необхідно виділити невелику різницю напруг на тлі значної синфазної складової, при цьому вихідний сигнал диференційного підсилювача може бути як однофазним, так і диференційним. У розроблених схемах, вихідний сигнал знімається з одного виводу, тому являється однофазним.

Зміни значення вихідної напруги розроблених схем диференційних підсилювачів з джерелами сталого струму відносно вхідної представлені на рисунках нижче. Обрані значення вхідних напруг: $U_{\text{вх1}} = 10 \text{ В}$, $U_{\text{вх2}} = 5 \text{ В}$, як і для всіх схем диференційних підсилювачів що будуть далі розглядатися.

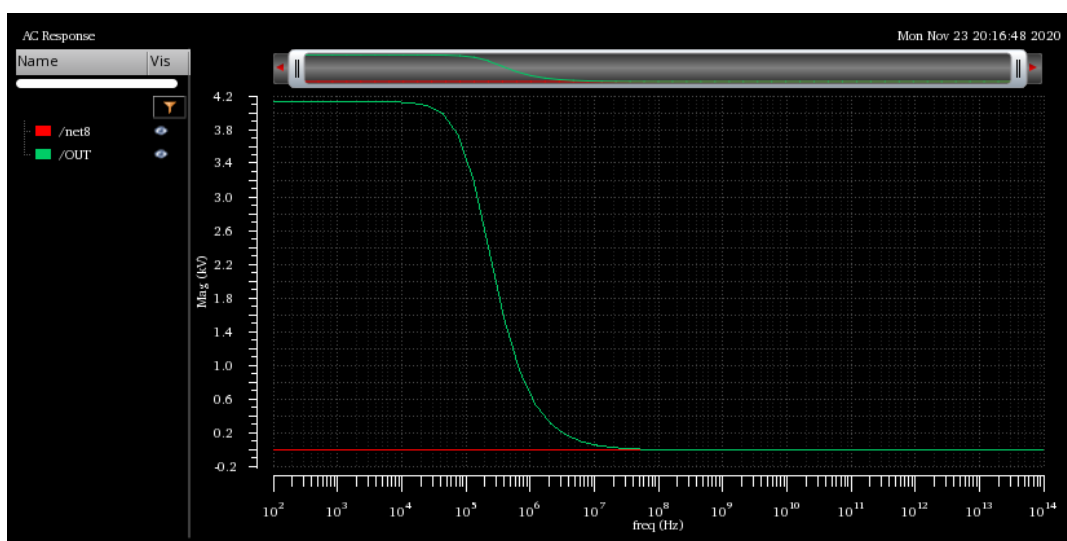


Рисунок 3.5 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з генератором сталого струму на біполярних транзисторах

Отже, коефіцієнт підсилення диференційного сигналу для схеми диференційного підсилювача з джерелом сталого струму на біполярних транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{4.132 \text{ кВ}}{5 \text{ В}} \approx 826.4 \quad (3.3)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{4.132 \text{ кВ}}{7.5 \text{ В}} \approx 550.93 \quad (3.4)$$

Коефіцієнт ослаблення синфазного сигналу для даної схеми становить:

$$K_{\text{Ос. сФ}} = \frac{K_U}{K_C} = \frac{826.4}{550.93} \approx 1.5 \quad (3.5)$$

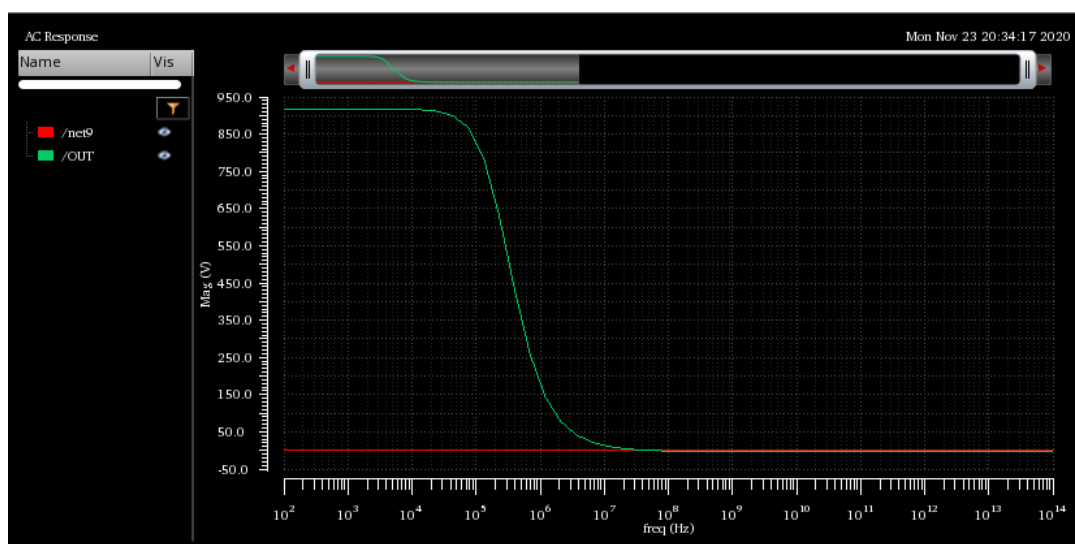


Рисунок 3.6 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з генератором сталого струму на польових транзисторах

Отже, коефіцієнт підсилення диференційного сигналу для схеми диференційного підсилювача з джерелом сталого струму на польових транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{917.125 \text{ В}}{5 \text{ В}} \approx 183.425 \quad (3.6)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{Вх1}} + U_{\text{Вх2}})/2} = \frac{917.125 \text{ В}}{7.5 \text{ В}} \approx 122.28 \quad (3.7)$$

Коефіцієнт ослаблення синфазного сигналу для даної схеми становить:

$$K_{\text{ОС. сф}} = \frac{K_U}{K_C} = \frac{183.425}{122.28} \approx 1.5 \quad (3.8)$$

Коефіцієнт підсилення напруги для схеми диференційного підсилювача з генератором сталого струму на біполярних транзисторах виявився більш як в 4 рази більшим ніж для її аналогу на польових транзисторах.

Значення коефіцієнту ослаблення синфазного сигналу для обох представлених схем становить 1.5, що далеко від ідеального значення, яке становить $10^4 - 10^6$, якщо вірити використовуваним джерелам інформації, проте не складно помітити що це значення залежить від величини диференційного сигналу. Оскільки в усіх наступних розроблених схемах диференційних підсилювачів використовується одне й те ж значення диференційного сигналу, коефіцієнт ослаблення синфазного сигналу буде рівним 1.5, і не буде розраховуватись для подальшого аналізу ефективності підсилення вхідного сигналу.

3.1.3 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з двома джерелами сталого струму

В представлених у попередньому підрозділі диференційних підсилювачах, замість джерела струму в колі емітерів, в якості диференціального опору використовувався додатковий транзистор, проте в більш сучасних схемах замість джерела струму використовують ще одне джерело сталого струму, що має велике значення імпедансу.

Зміни значення вихідної напруги розроблених схем диференційних підсилювачів з двома джерелами сталого струму відносно вхідної представлені на рисунках нижче.

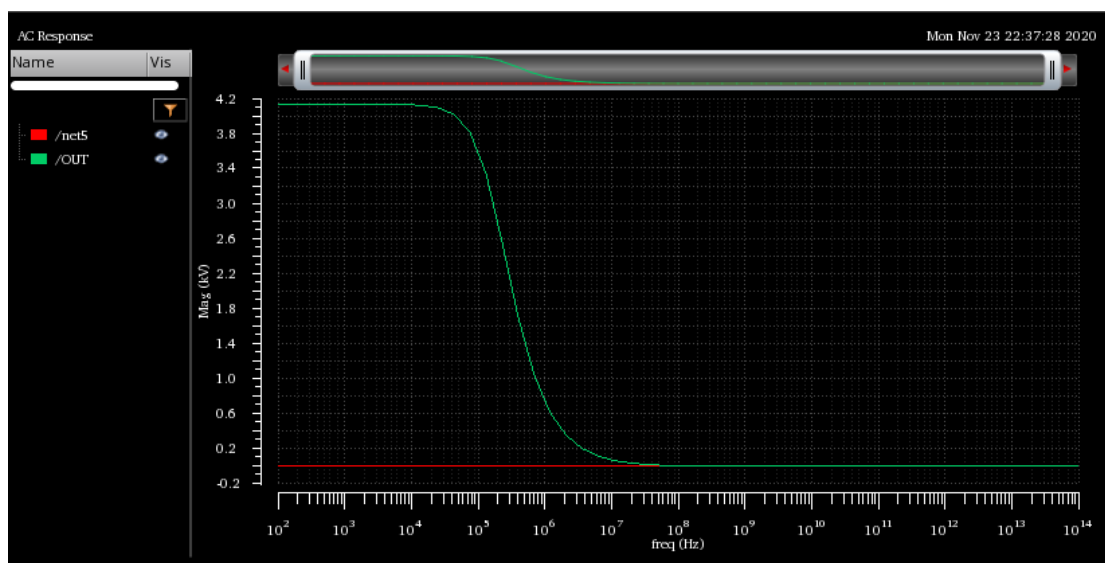


Рисунок 3.7 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з двома генераторами сталого струму на біполярних транзисторах

Виходячи з отриманих даних, коефіцієнт підсилення диференційного сигналу для схеми диференційного підсилювача з двома джерелами сталого струму на біполярних транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{4.132 \text{ кВ}}{5 \text{ В}} \approx 826.4 \quad (3.9)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{4.132 \text{ кВ}}{7.5 \text{ В}} \approx 550.93 \quad (3.10)$$

Як можна побачити з представленого в попередньому підрозділі рисунку значення вихідної напруги диференційного підсилювача на біполярних транзисторах, представлена в даному підрозділі схема працює ідентично останній.

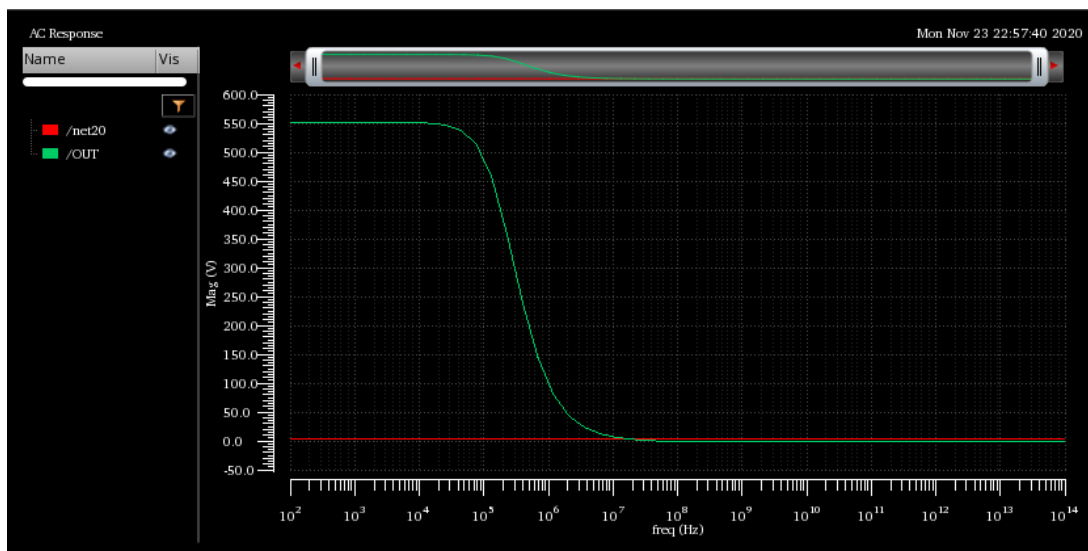


Рисунок 3.8 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з двома генераторами сталого струму на польових транзисторах

Виходячи з отриманих даних, коефіцієнт підсилення диференційного сигналу для схеми диференційного підсилювача з двома джерелами сталого струму на польових транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{551.537 \text{ В}}{5 \text{ В}} \approx 110.307 \quad (3.11)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{551.537 \text{ В}}{7.5 \text{ В}} \approx 73.538 \quad (3.12)$$

Отже, на відміну від аналогічної схеми диференційного підсилювача з двома джерелами сталого струму на біполярних транзисторах, в даному випадку відслідковується падіння значення коефіцієнту підсилення напруги.

3.1.4 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з атенюатором на вході

Загалом всі розглянуті схеми диференційних підсилювачів використовуються на практиці, проте пристрої розглянуті в цьому підрозділі були взяті з вже розрахованими параметрами компонентів, тобто з тими значеннями які являються сталими для даних приладів.

Зміни значення вихідної напруги побудованих схем диференційних підсилювачів з атенюатором на вході відносно вхідної представлені на рисунках нижче.

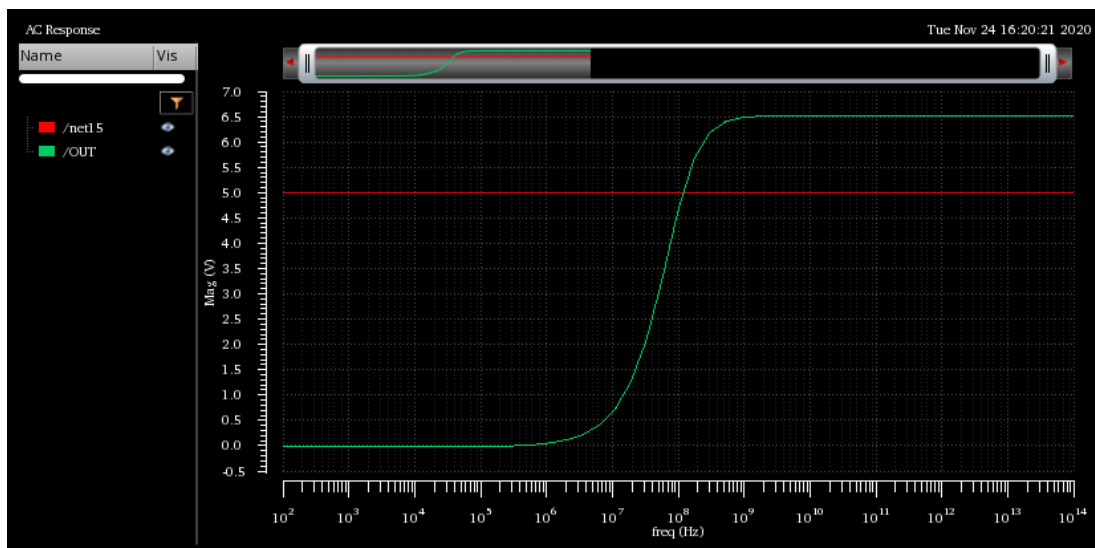


Рисунок 3.9 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з атенюатором на вході на біполярних транзисторах

Таким чином, коефіцієнт підсилення диференційного сигналу для схеми диференційного підсилювача з атенюатором на вході на біполярних транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{6.52 \text{ В}}{5 \text{ В}} \approx 1.304 \quad (3.13)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{6.52 \text{ В}}{7.5 \text{ В}} \approx 0.869 \quad (3.14)$$

Як видно зі значення розрахованого коефіцієнту підсилення напруги, останнє має не велике значення, проте за рахунок того що коефіцієнт підсилення синфазного сигналу менший за 1, дана схема цілком стабільна у своїй роботі. Основною перевагою використання такого диференційного підсилювача з атенюатором на вході являється можливість використання останньої у надвисоких частотних областях, без втрати значення підсилення.

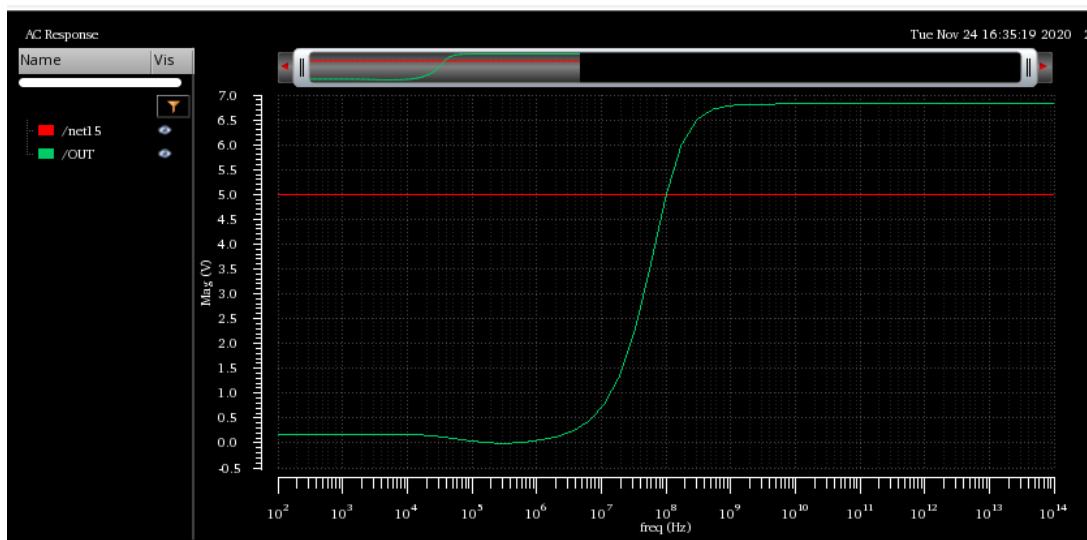


Рисунок 3.10 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з атенюатором на вході на польових транзисторах

Таким чином, коефіцієнт підсилення диференційного сигналу для схеми диференційного підсилювача з атенюатором на вході на польових транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{6.818 \text{ В}}{5 \text{ В}} \approx 1.365 \quad (3.15)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{6.818 \text{ В}}{7.5 \text{ В}} \approx 0.909 \quad (3.16)$$

Як видно з представлених вище розрахунків, аналогічна попередній представленій схемі, схема на польових транзисторах має трохи більший коефіцієнт підсилення, що свідчить про доцільність використання польових транзисторів при роботі в надвисокому частотному діапазоні.

Нижче будуть представлені графіки зміни значення вихідної напруги побудованих схем диференційних підсилювачів з атенюатором на вході та схемою Дарлінгтона в колі емітерів транзисторів диференційної пари відносно вхідної.

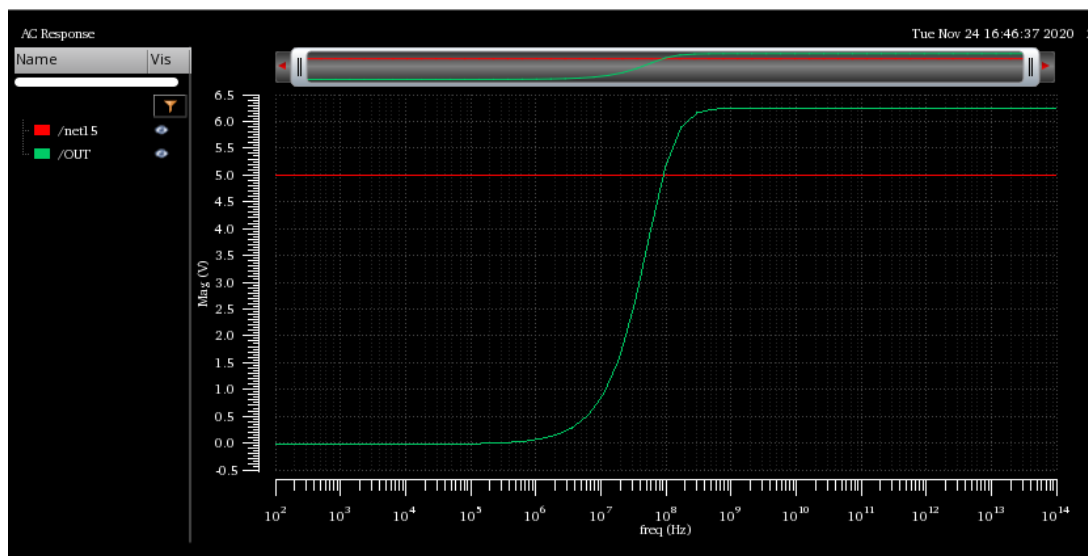


Рисунок 3.11 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з атенюатором на вході та схемою Дарлінгтона в колі емітерів транзисторів на біполярних транзисторах

Отримане значення коефіцієнту підсилення диференційного сигналу для схеми диференційного підсилювача з атенюатором на вході та схемою Дарлінгтона в колі емітерів транзисторів диференційної пари на біполярних транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{6.248 \text{ В}}{5 \text{ В}} \approx 1.249 \quad (3.17)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{6.249 \text{ В}}{7.5 \text{ В}} \approx 0.833 \quad (3.18)$$

Отже, при використанні схеми Дарлінгтона в колі емітерів транзисторів диференційної пари, коефіцієнт підсилення незначно зменшився.

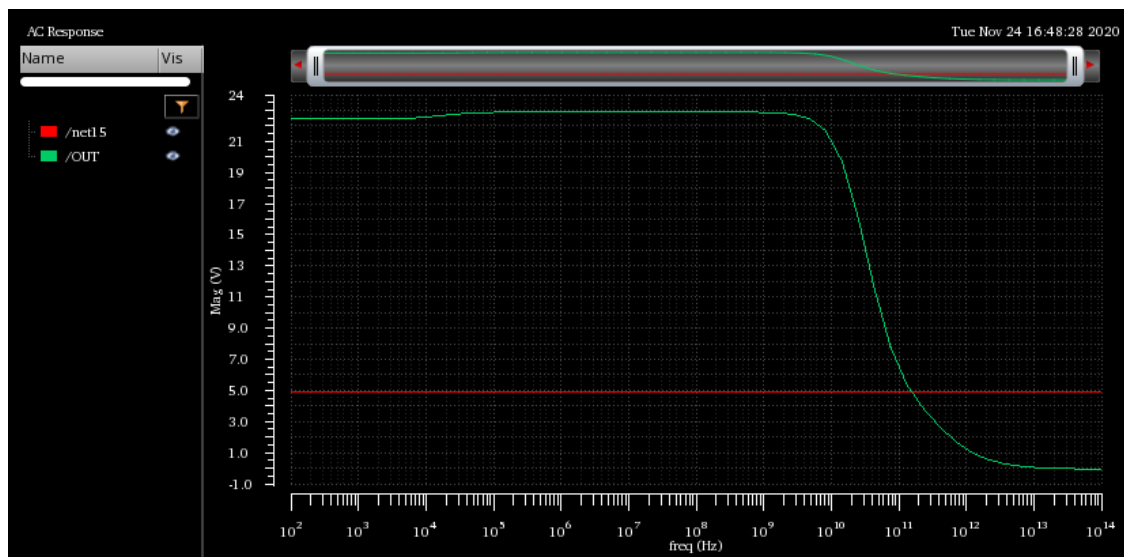


Рисунок 3.12 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з атенюатором на вході та схемою Дарлінгтона в колі витоків транзисторів на польових транзисторах

Отримане значення коефіцієнту підсилення диференційного сигналу для схеми диференційного підсилювача з атенюатором на вході та схемою Дарлінгтона в колі витоків транзисторів диференційної пари на польових транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{22.88 \text{ В}}{5 \text{ В}} \approx 4.576 \quad (3.19)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{22.88 \text{ В}}{7.5 \text{ В}} \approx 3.05 \quad (3.20)$$

Отже, як видно з представленої вище графіку, використання схеми Дарлінгтона в колі витоків диференційної пари підсилювачів підвищує

значення коефіцієнту підсилення в 4 рази, при цьому в порівнянні зі схемами, в яких були присутні схеми джерел сталого струму, смуга частот на якій відбувається підсилення зросла на 4 порядки.

3.1.5 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з інвертором

Основною перевагою даного типу диференційних підсилювачів являється підсилення напруги у діапазоні високих частот, при чому смуга частот на яких відбувається підсилення досить велика, як і значення коефіцієнту підсилення відносно розглянутих у попередньому розділі схем. Як можна зрозуміти з назви приладу, в ході роботи останнього відбувається інвертування вхідного сигналу.

Зміни значення вихідної напруги побудованих схем диференційних підсилювачів з інвертором відносно вхідної представлені на рисунках нижче.

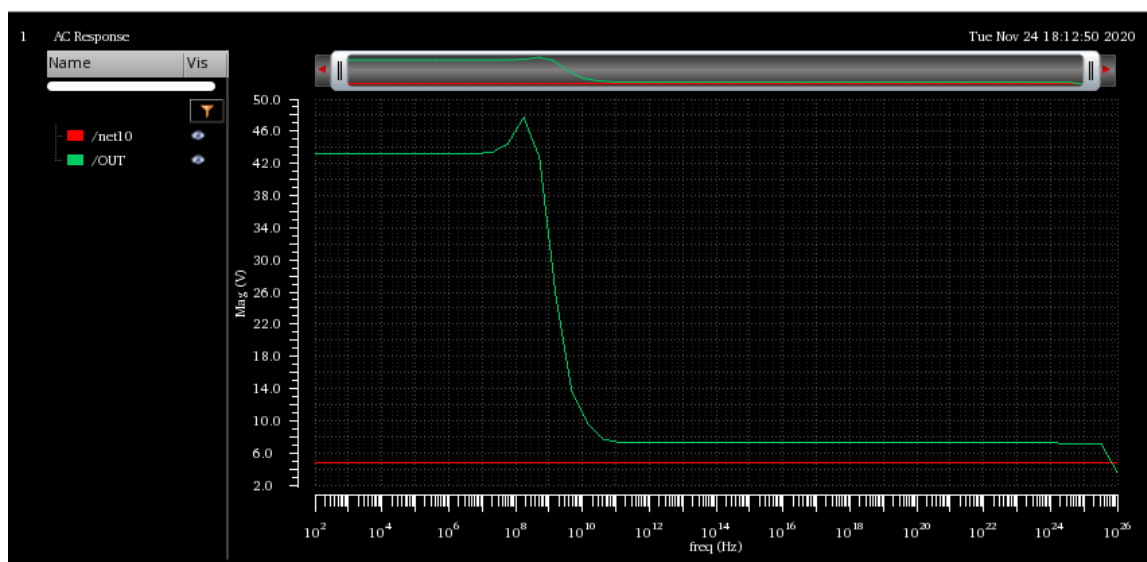


Рисунок 3.13 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з інвертором на біполярних транзисторах

Розраховане значення коефіцієнту підсилення диференційного сигналу для

схеми диференційного підсилювача з інвертором на біполярних транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{47.784 \text{ В}}{5 \text{ В}} \approx 9.557 \quad (3.21)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{47.784 \text{ В}}{7.5 \text{ В}} \approx 6.371 \quad (3.22)$$

Як видно з представленого вище рисунку, підсилення відбувається до значення частоти в 60 ТГц, що свідчить про досить велике значення смуги частот на якій відбувається підсилення.

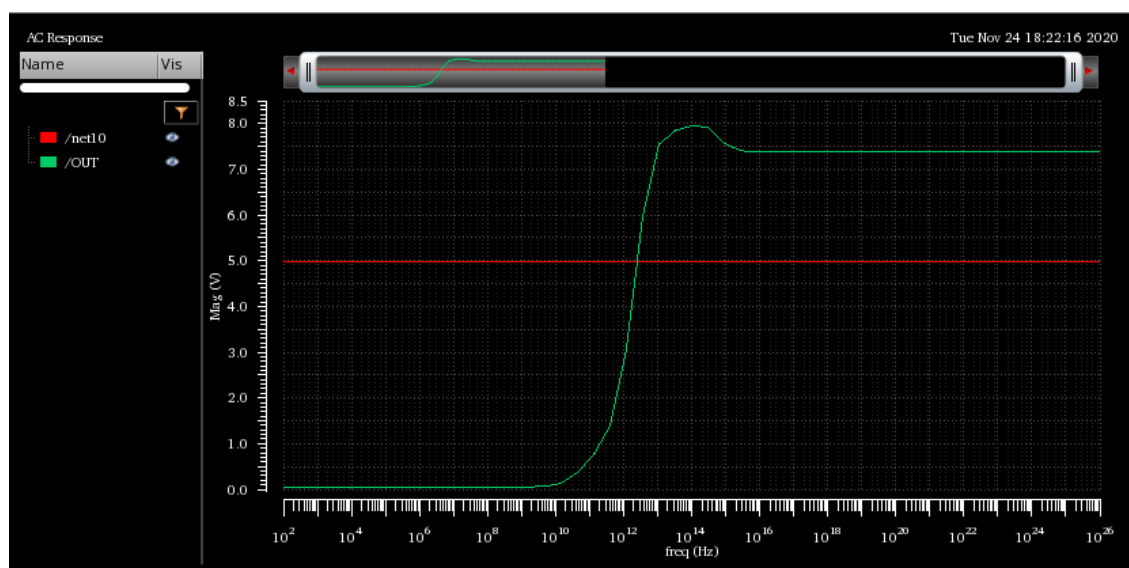


Рисунок 3.14 – Наглядне представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з інвертором на польових транзисторах

Розраховане значення коефіцієнту підсилення диференційного сигналу для схеми диференційного підсилювача з інвертором на польових транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{7.957 \text{ В}}{5 \text{ В}} \approx 1.591 \quad (3.23)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{7.957 \text{ В}}{7.5 \text{ В}} \approx 1.061 \quad (3.24)$$

Отримане значення коефіцієнту підсилення напруги для диференційного підсилювача з інвертором на польових транзисторах доволі мале, проте основною особливістю даної схеми являється досить широка смуга частот, на яких відбувається підсилення та можливість використання останньої на частотах що перевищують значення у 100 ТГц, якщо в цьому є необхідність.

3.1.6 Аналіз вихідних характеристик розроблених схем диференційних підсилювачів з каскодною схемою

В схемах даного типу транзистори обох плечей диференційного підсилювача замінюються каскодними схемами для мінімізації впливу ефекту Міллера, або навіть повного попередження виникнення останнього. Тобто дана схема цікава відсутністю чи мінімізацією впливу паразитних ємностей та опорів на роботу підсилювача.

Зміни значення вихідної напруги побудованих схем диференційних підсилювачів з інвертором відносно вхідної представлені на рисунках нижче.

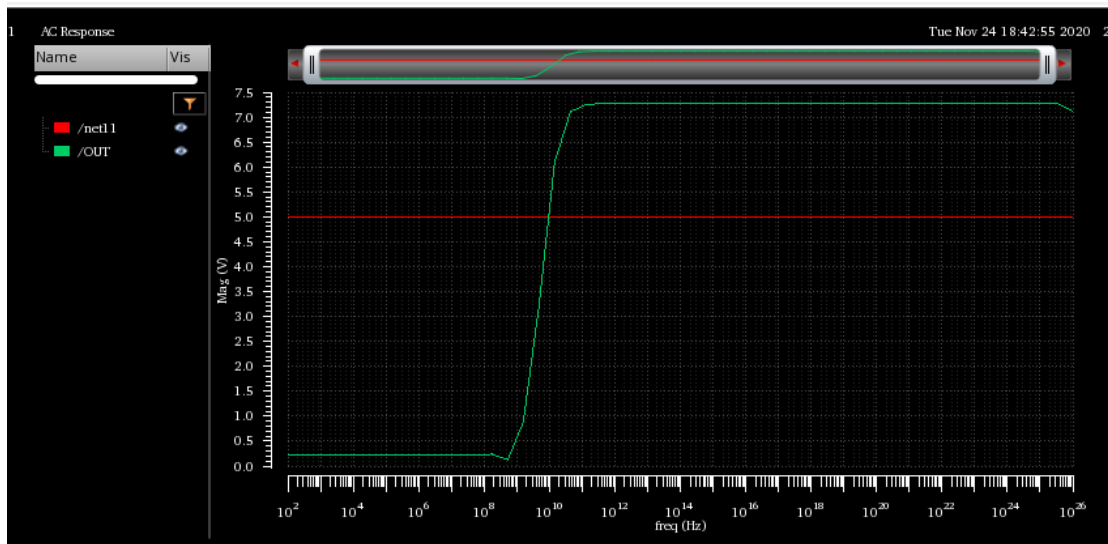


Рисунок 3.15 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з каскодною схемою на біполярних транзисторах

Обчислене значення коефіцієнту підсилення диференційного сигналу для схеми диференційного підсилювача з каскодною схемою на біполярних транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{7.275 \text{ В}}{5 \text{ В}} \approx 1.455 \quad (3.25)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{7.275 \text{ В}}{7.5 \text{ В}} \approx 0.97 \quad (3.26)$$

Як видно з розрахованих коефіцієнтів підсилення та представленого вище графіку, вихідні характеристики даної схеми нагадують роботу схеми диференційного підсилювача з інвертором на польових транзисторах, проте з ще більшою, на два порядки смугою частот на якій відбувається підсилення, та більш стабільним значенням коефіцієнту підсилення напруги.

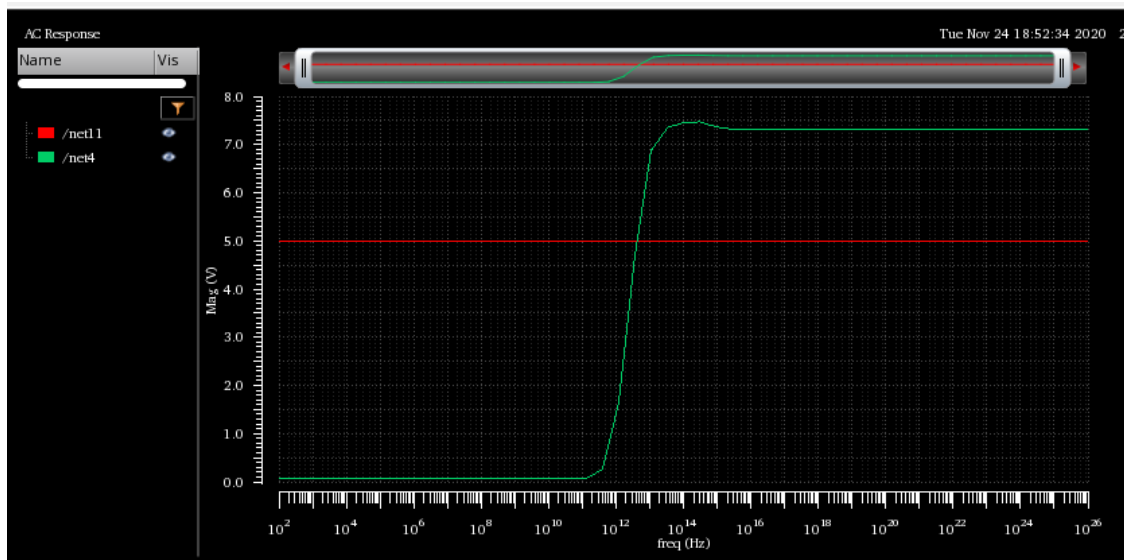


Рисунок 3.16 – Представлення зміни значення вихідної напруги відносно вхідної для схеми диференційного підсилювача з каскодною схемою на польових транзисторах

Обчислене значення коефіцієнту підсилення диференційного сигналу для схеми диференційного підсилювача з каскодною схемою на біполярних транзисторах становить:

$$K_U = \frac{\Delta U_{\text{Вих}}}{U_{\text{ВХ1}} - U_{\text{ВХ2}}} = \frac{7.473 \text{ В}}{5 \text{ В}} \approx 1.495 \quad (3.27)$$

Коефіцієнт підсилення синфазного сигналу для даної схеми становить:

$$K_C = \frac{\Delta U_{\text{Вих}}}{(U_{\text{ВХ1}} + U_{\text{ВХ2}})/2} = \frac{7.473 \text{ В}}{7.5 \text{ В}} \approx 0.996 \quad (3.28)$$

Якщо порівнювати вихідні характеристики даного підсилювача з вихідними характеристиками підсилювача на польових транзисторах з інвертором, можна побачити більш стабільне значення коефіцієнту підсилення. Якщо ж порівнювати з аналогічною цією схемою на біполярних транзисторах, видно що коефіцієнт підсилення напруги дещо підвищився, не зважаючи на те, що польові транзистори у складі

диференційного підсилювача з каскодною схемою не використовуються, оскільки вони мають занадто мале значення крутизни.

3.2 Аналіз стійкості розроблених схем диференційних підсилювачів до шумів та різних температур оточуючого середовища

В даному підрозділі роботи буде розглянуто ефективність роботи розроблених схем диференційних підсилювачів за різних значень температури оточуючого середовища в діапазоні від 200 до 400 Кельвінів. Також буде проведено аналіз розподілу внесків компонентів схем до сумарної щільності шумів в процентному відношенні, на частотах, при роботі на яких розроблені прилади показують найвище значення коефіцієнту підсилення диференційного сигналу.

3.2.1 Аналіз стійкості розроблених схем генераторів сталого струму

Нижче представлено сімейство графіків вихідних значень напруги розроблених схем генераторів сталого струму на біполярних та польових транзисторах за різних температур.

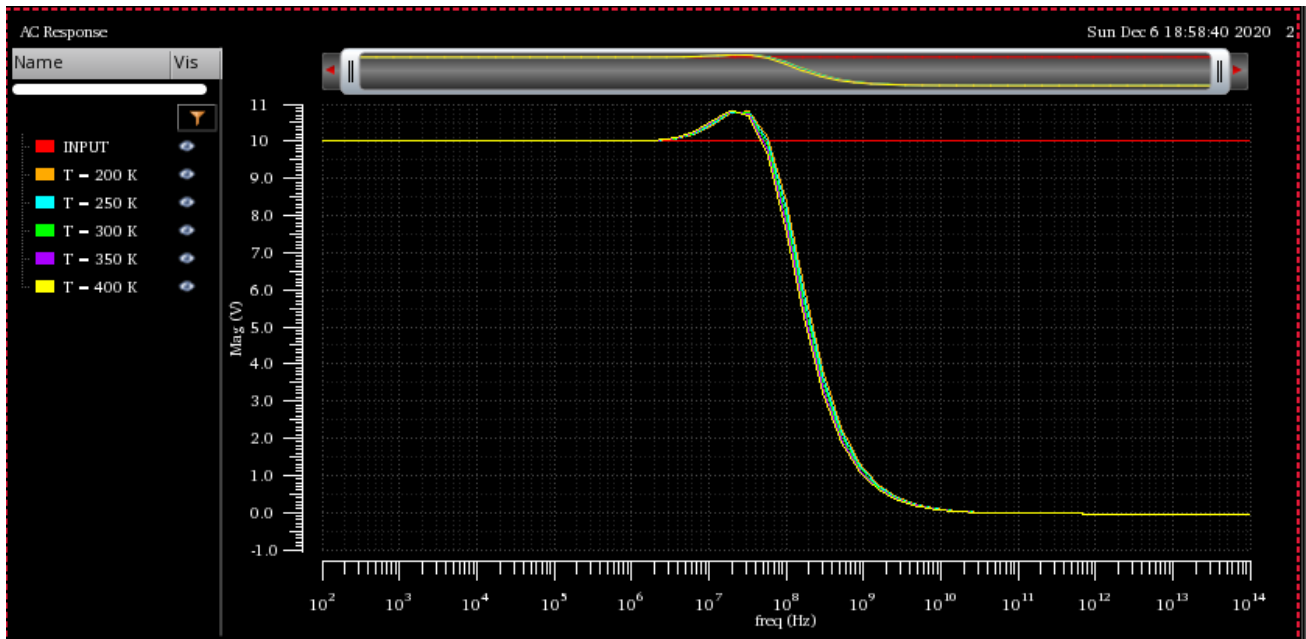


Рисунок 3.17 – Сімейство залежностей значень вихідної напруги генератора сталого струму на біполярних транзисторах від різних температур

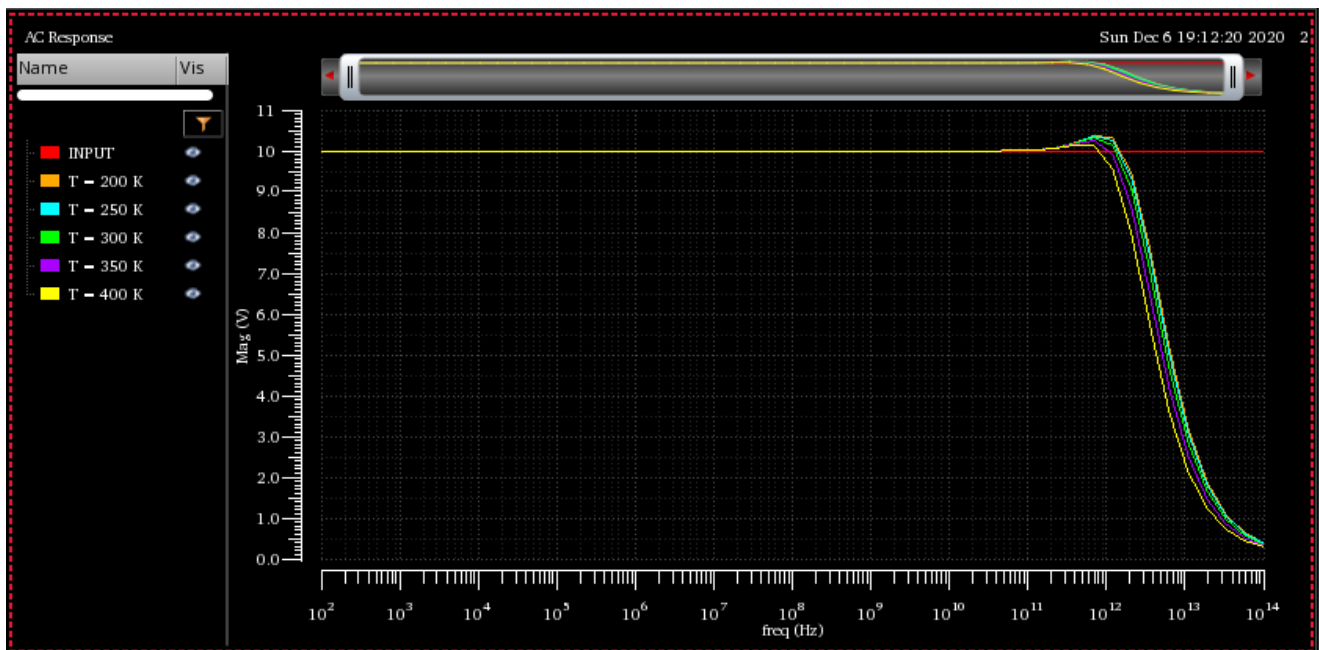


Рисунок 3.18 – Сімейство залежностей значень вихідної напруги генератора сталого струму на польових транзисторах від різних температур

Як видно з представлених вище графіків, схема генератора сталого струму на біполярних транзисторах більш стійка до різності температур оточуючого середовища, ніж аналогічна схема на польових транзисторах, оскільки при підвищенні температури для останнього, зменшується значення вихідної напруги та

звужується смуга частот, на якій відбувається підсилення.

/R1	rn	1.13566e-18	96.79
/R0	rn	3.45359e-20	2.94
/NM1	rd	3.02079e-21	0.26
/NM1	rs	8.31981e-23	0.01
/NMO	rs	4.78451e-23	0.00
/NMO	rd	1.62121e-23	0.00
/NM1	id	9.43978e-24	0.00
/NMO	id	2.87071e-25	0.00

Spot Noise Summary (in V²/Hz) at 1T Hz Sorted By Noise Contributors
 Total Summarized Noise = 1.17337e-18
 Total Input Referred Noise = 1.1118e-18
 The above noise summary info is for noise data

Рисунок 3.19 – Розподіл внесків компонентів схеми генератора сталого струму на біполярних транзисторах в сумарну щільність шуму

/R1	rn	1.13566e-18	96.79
/R0	rn	3.45359e-20	2.94
/NM1	rd	3.02079e-21	0.26
/NM1	rs	8.31981e-23	0.01
/NMO	rs	4.78451e-23	0.00
/NMO	rd	1.62121e-23	0.00
/NM1	id	9.43978e-24	0.00
/NMO	id	2.87071e-25	0.00

Spot Noise Summary (in V²/Hz) at 1T Hz Sorted By Noise Contributors
 Total Summarized Noise = 1.17337e-18
 Total Input Referred Noise = 1.1118e-18
 The above noise summary info is for noise data

Рисунок 3.20 – Розподіл внесків компонентів схеми генератора сталого струму на польових транзисторах в сумарну щільність шуму

Вище представлено процентне значення внесків компонентів розроблених схем генераторів сталого струму до сумарної густини шуму останніх. Для схеми на польових транзисторах, шуми в основному генеруються резистором в колі стоку другого транзистора струмового дзеркала. Щодо аналогічної схеми на біполярних транзисторах, приблизна шоста частина припадає на резистори в колі колектору першого транзистора.

3.2.2 Аналіз стійкості розроблених схем диференційних підсилювачів з генератором сталого струму

Сімейство графіків вихідних значень напруги розроблених схем диференційних підсилювачів з генератором сталого струму на біполярних та польових транзисторах за різних температур представлено нижче.

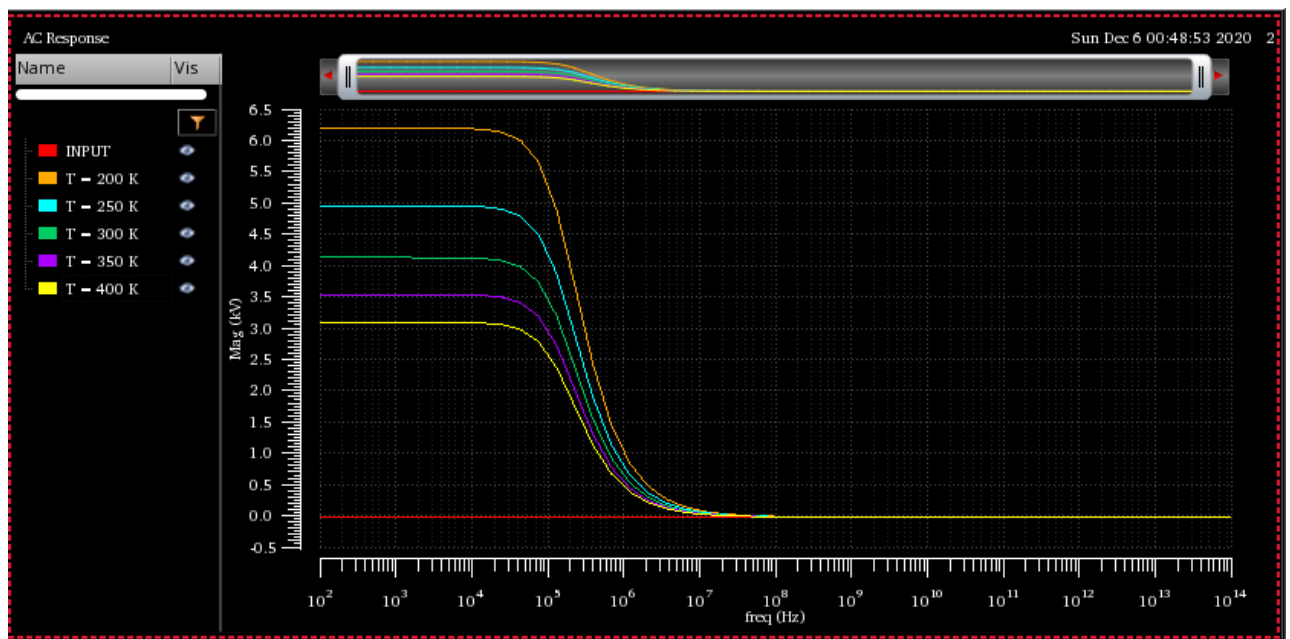


Рисунок 3.21 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з генератором сталого струму на біполярних транзисторах від різних температур

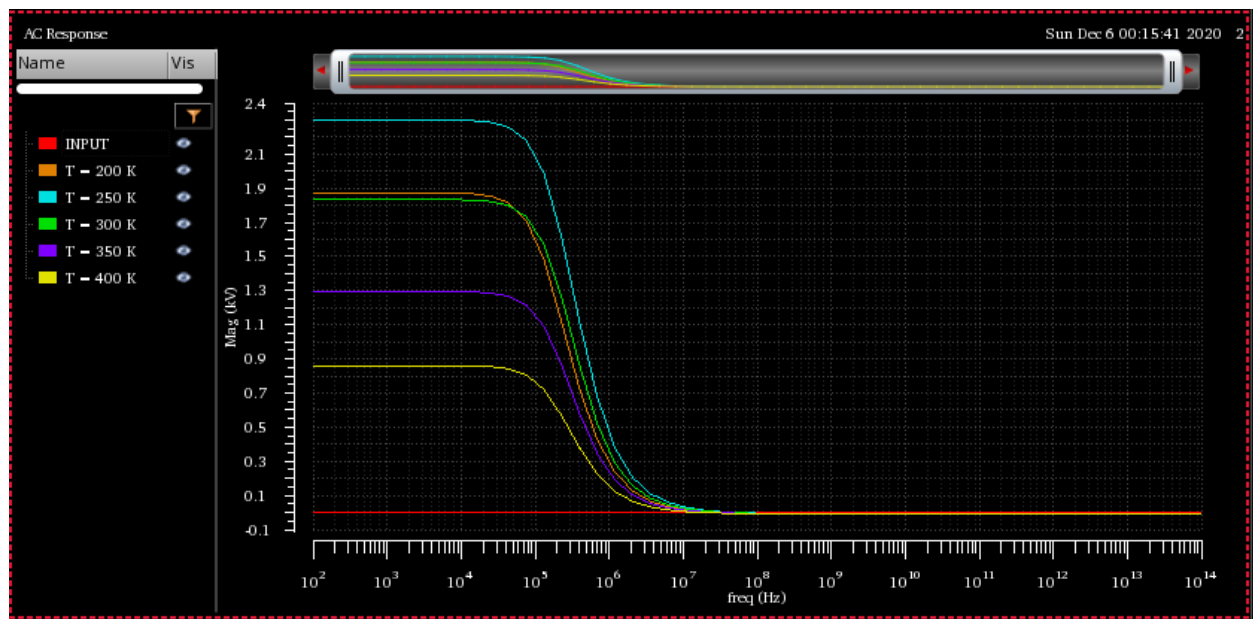


Рисунок 3.22 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з генератором сталого струму на польових транзисторах від різних температур

За температури у 200 K, для схеми приладу на біполярних транзисторах, відслідковується збільшення вихідної напруги на 2 кВ, а при температурі у 250 K – на 800 В, проте при температурах що перевищують кімнатну відбувається падіння значення напруги. Схожа ситуація притаманна підсилювачу на польових транзисторах, підвищення вихідної напруги на 450 В при температурі у 250 K, спад при збільшенні останньої, проте при 200 K, значення напруги лише на 50 В більше ніж для кімнатної температури. Смуга частот, на якій відбувається підсилення не змінилася для обох пристроїв.

Spot Noise Summary (in V²/Hz) at 10K Hz Sorted By Device Name
 Total Summarized Noise = 3.92613e-11
 Total Input Referred Noise = 5.7711e-17

Device	Param	Noise Contribution	% Of Total
/Q1	ic	9.91158e-12	25.25
/Q3	ic	9.89896e-12	25.21
/Q2	ic	9.73089e-12	24.78
/Q0	ic	9.19449e-12	23.42
/Q0	ib	2.62701e-13	0.67
/Q1	ib	2.62701e-13	0.67
/Q3	ib	3.20145e-20	0.00
/Q2	ib	3.20145e-20	0.00
/Q1	rc	2.17089e-20	0.00
/Q0	rc	2.08274e-20	0.00
/Q3	rc	4.52276e-21	0.00
/Q2	rc	4.36989e-21	0.00
/Q4	ic	5.81628e-51	0.00
/Q4	rc	0	0.00
/Q4	ib	0	0.00

Spot Noise Summary (in V²/Hz) at 10K Hz Sorted By Noise Contributors
 Total Summarized Noise = 3.92613e-11
 Total Input Referred Noise = 5.7711e-17
 The above noise summary info is for noise data

Рисунок 3.23 – Розподіл внесків компонентів схеми диференційного підсилювача з генератором сталого струму на біполярних транзисторах в сумарну щільність шуму

Spot Noise Summary (in V²/Hz) at 10K Hz Sorted By Device Name
 Total Summarized Noise = 3.31543e-12
 Total Input Referred Noise = 9.87438e-17

Device	Param	Noise Contribution	% Of Total
/NM1	id	8.90788e-13	26.87
/NMO	id	8.90788e-13	26.87
/PM1	id	7.7311e-13	23.32
/PMO	id	7.60676e-13	22.94
/NM1	rs	3.16281e-17	0.00
/NMO	rs	3.16281e-17	0.00
/PM1	rs	3.63445e-18	0.00
/PMO	rs	3.57675e-18	0.00
/NM1	rd	8.58341e-23	0.00
/NMO	rd	8.5834e-23	0.00
/PM1	rd	6.3116e-23	0.00
/PMO	rd	6.17767e-23	0.00
/NM2	id	7.58844e-24	0.00
/NM2	rs	6.09533e-30	0.00
/NM2	rd	1.10758e-37	0.00

Spot Noise Summary (in V²/Hz) at 10K Hz Sorted By Noise Contributors
 Total Summarized Noise = 3.31543e-12
 Total Input Referred Noise = 9.87438e-17
 The above noise summary info is for noise data

Рисунок 3.24 – Розподіл внесків компонентів схеми диференційного підсилювача з генератором сталого струму на польових транзисторах в сумарну щільність шуму

Отже, для обох підсилювачів, майже весь вклад у шум вносять транзистори що входять до складу генератора сталого струму та диференційної пари, при цьому найбільш вагомий вклад вносять струми колекторів біполярних транзисторів та струми стоків польових транзисторів.

3.2.3 Аналіз стійкості розроблених схем диференційних підсилювачів з двома генераторами сталого струму

Вихідні характеристики роботи розроблених схем диференційних підсилювачів з двома генераторами сталого струму, в залежності від температури оточуючого середовища представлені нижче.

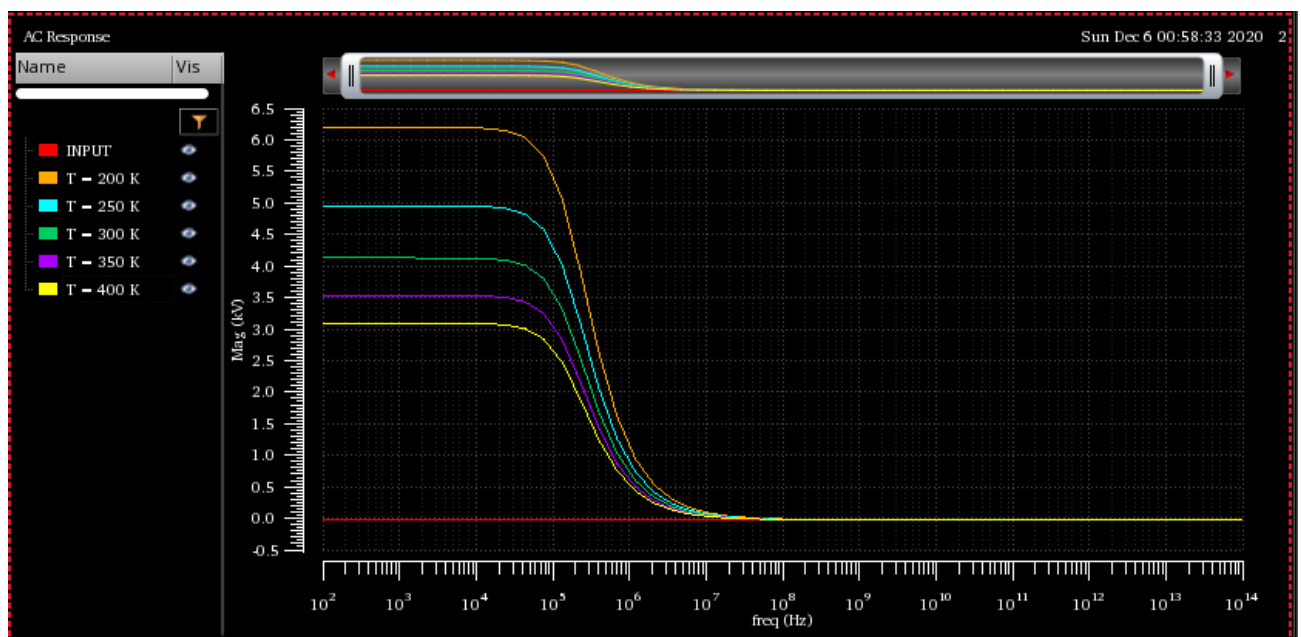


Рисунок 3.25 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з двома генераторами сталого струму на біполярних транзисторах від різних температур

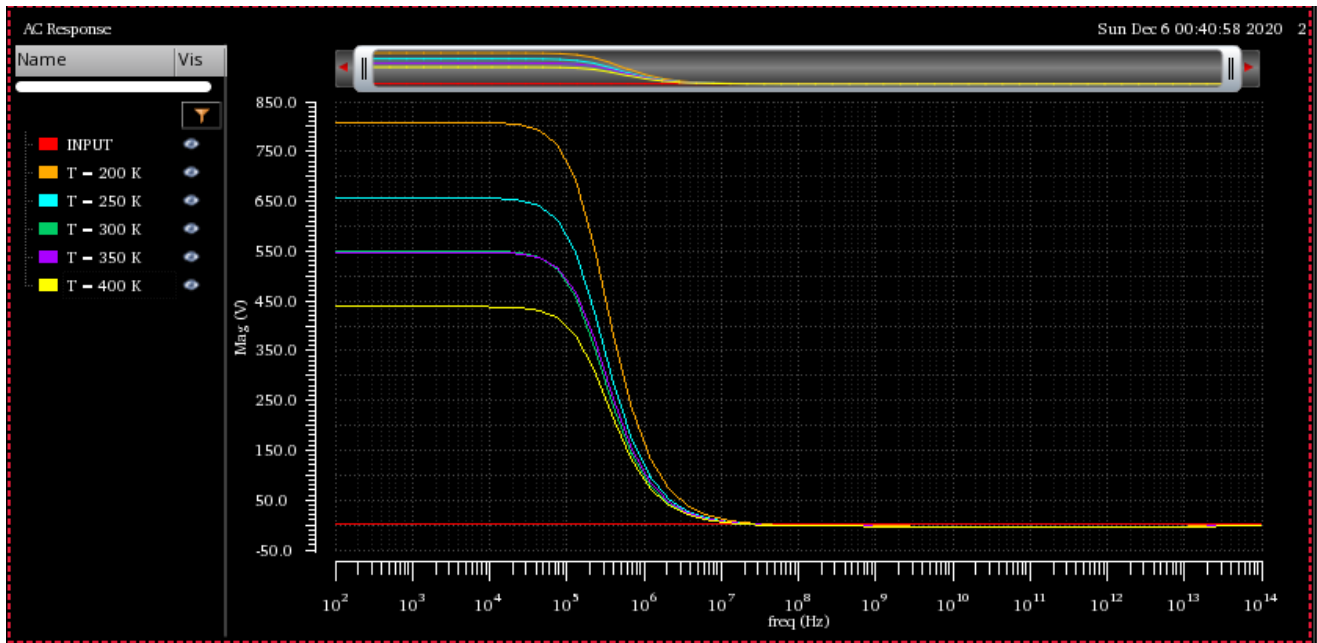


Рисунок 3.26 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з двома генераторами сталого струму на польових транзисторах від різних температур

Як видно з представлених графіків, залежність вихідної напруги від температури підсилювача на біполярних транзисторах не відрізняється від схеми на біполярних транзисторах що була представлена у попередньому підрозділі, а для схеми на польових транзисторах помітне набуття даною схемою більш передбачуваної поведінки, оскільки вихідна напруга за температури у 200 K більша ніж для температури у 250 K, схема більш стійка до підвищення температури, ніж схема підсилювача на польових транзисторах, що розглядалася у попередньому підрозділі, оскільки за температури у 350 K, значення вихідної напруги останньої ідентичне значенню при роботі за кімнатної температури.

```

Spot Noise Summary (in V^2/Hz) at 10K Hz Sorted By Device Name
Total Summarized Noise = 3.50247e-11
Total Input Referred Noise = 5.14366e-17

Device      Param      Noise Contribution      % Of Total
/Q1         ic       8.84154e-12             25.24
/Q3         ic       8.83127e-12             25.21
/Q2         ic       8.68127e-12             24.79
/Q0         ic       8.20196e-12             23.42
/Q0         ib       2.34343e-13             0.67
/Q1         ib       2.34343e-13             0.67
/Q4         ic       7.02739e-18             0.00
/Q5         ic       6.39391e-18             0.00
/Q4         ib       7.02742e-20             0.00
/Q5         ib       7.02742e-20             0.00
/Q3         ib       2.76603e-20             0.00
/Q2         ib       2.76603e-20             0.00
/Q1         rc       2.17024e-20             0.00
/Q0         rc       2.08421e-20             0.00
/Q3         rc       4.52538e-21             0.00
/Q2         rc       4.37251e-21             0.00
/Q4         rc       8.24974e-27             0.00
/Q5         rc       6.57101e-27             0.00

Spot Noise Summary (in V^2/Hz) at 10K Hz Sorted By Noise Contributors
Total Summarized Noise = 3.50247e-11
Total Input Referred Noise = 5.14366e-17
The above noise summary info is for noise data

```

Рисунок 3.27 – Розподіл внесків компонентів схеми диференційного підсилювача з двома генераторами сталого струму на біполярних транзисторах в сумарну щільність шуму

```

/PM1      id       1.07744e-12             32.12
/PM0      id       1.06393e-12             31.72
/NM0      id       6.0684e-13             18.09
/NM1      id       6.06058e-13            18.07
/NM2      id       7.07429e-17             0.00
/NM3      id       5.72824e-17             0.00
/NM0      rs       1.23685e-17             0.00
/NM1      rs       1.23526e-17             0.00
/PM1      rs       5.9633e-18             0.00
/PM0      rs       5.8895e-18             0.00
/NM2      rs       1.16661e-21            0.00
/NM3      rs       1.014e-21              0.00
/PM1      rd       9.66682e-23            0.00
/PM0      rd       9.43889e-23            0.00
/NM0      rd       1.38836e-23            0.00
/NM1      rd       1.38659e-23            0.00
/NM2      rd       8.2309e-27             0.00
/NM3      rd       1.11121e-27            0.00

Spot Noise Summary (in V^2/Hz) at 10K Hz Sorted By Noise Contributors
Total Summarized Noise = 3.35443e-12
Total Input Referred Noise = 2.77895e-16
The above noise summary info is for noise data

```

Рисунок 3.28 – Розподіл внесків компонентів схеми диференційного підсилювача з двома генераторами сталого струму на польових транзисторах в сумарну щільність шуму

Як і для схем розглянутих у попередньому підрозділі, майже весь вклад у шум вносять транзистори що входять до складу генератора сталого струму в колі колекторів та генератора сталого струму в колі стоків, а також диференційної пари. Найбільш вагомий вклад вносять струми колекторів біполярних транзисторів та струми стоків польових транзисторів.

3.2.4 Аналіз стійкості розроблених схем диференційних підсилювачів з атенюатором на вході

Нижче представлено сімейство графіків значень вихідної напруги розроблених схем диференційних підсилювачів з атенюатором на вході на біполярних та польових транзисторах за різних температур.

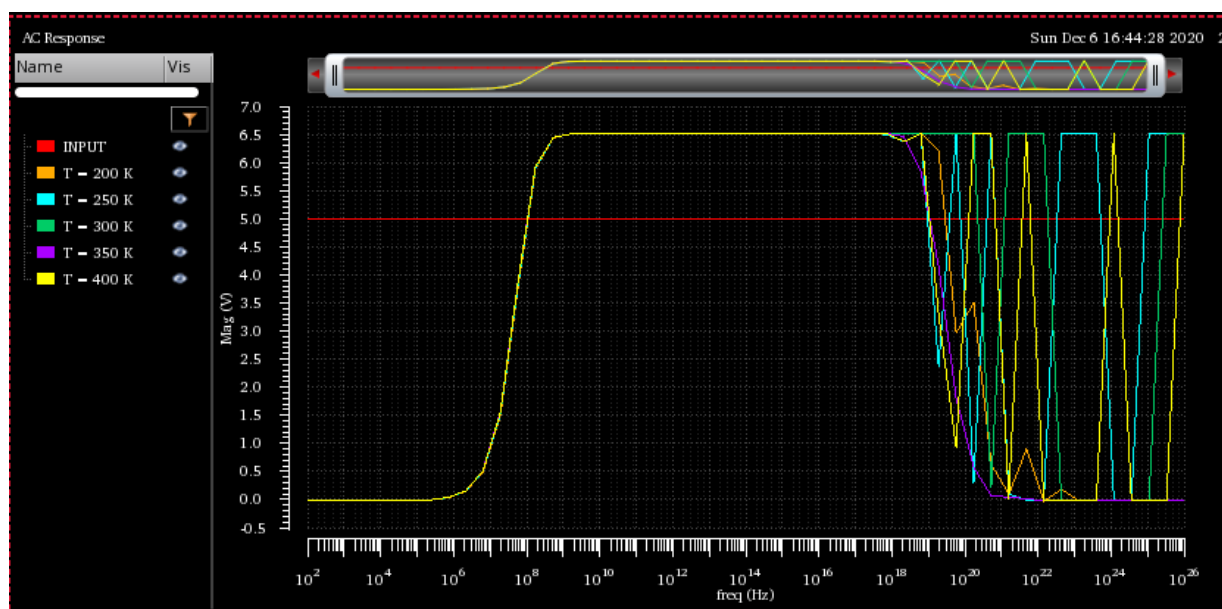


Рисунок 3.29 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з атенюатором на вході на біполярних транзисторах від різних температур

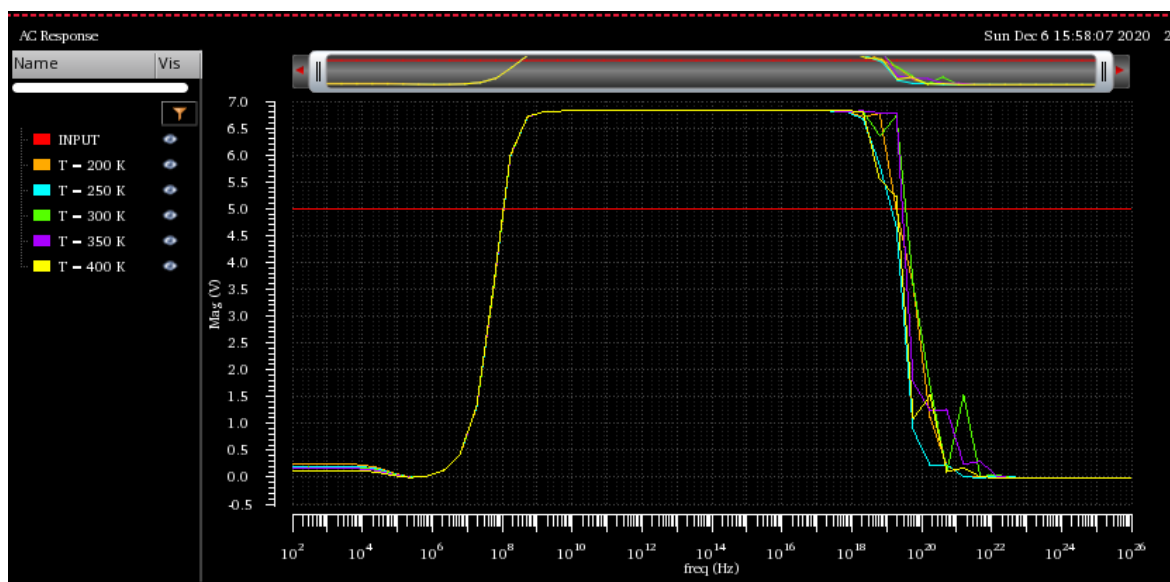


Рисунок 3.30 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з атенюатором на вході на польових транзисторах від різних температур

З представлених вище графіків видно, що збільшення та зменшення температури оточуючого середовища для схеми підсилювача на біполярних транзисторах приводить до відносно невеликого звуження смуги частот, на якій відбувається підсилення, на два порядки. Аналогічна схема на польових транзисторах більш стійка до зміни температур, оскільки звуження смуги частот не значне.

Spot Noise Summary (in V^2/Hz) at 10G Hz Sorted By Device Name
 Total Summarized Noise = 7.26015e-18
 Total Input Referred Noise = 3.84281e-17

Device	Param	Noise Contribution	% Of Total
/R5	rn	3.13163e-18	43.13
/R4	rn	3.13163e-18	43.13
/R3	rn	1.64292e-19	2.26
/R1	rn	1.64292e-19	2.26
/R8	rn	1.5658e-19	2.16
/R7	rn	1.5658e-19	2.16
/R2	rn	1.56483e-19	2.16
/R0	rn	1.56483e-19	2.16
/Q1	rc	4.21016e-20	0.58
/Q0	rc	8.69348e-23	0.00
/R6	rn	2.18543e-30	0.00
/Q1	ic	3.37491e-31	0.00
/Q0	ic	2.74252e-34	0.00
/Q1	ib	1.18089e-35	0.00
/Q0	ib	1.18076e-35	0.00

Spot Noise Summary (in V^2/Hz) at 10G Hz Sorted By Noise Contributors
 Total Summarized Noise = 7.26015e-18
 Total Input Referred Noise = 3.84281e-17
 The above noise summary info is for noise data

Рисунок 3.31 – Розподіл внесків компонентів схеми диференційного підсилювача з атенюатором на вході на біполярних транзисторах в сумарну щільність шуму

/R5	rn	3.42444e-18	45.13
/R4	rn	3.42444e-18	45.13
/R1	rn	1.7915e-19	2.36
/R3	rn	1.7915e-19	2.36
/R0	rn	1.71204e-19	2.26
/R2	rn	1.71204e-19	2.26
/NM1	id	3.84448e-20	0.51
/NM0	id	8.70942e-23	0.00
/NM1	rd	7.04743e-23	0.00
/NM0	rd	1.5979e-25	0.00
/NM1	rs	2.87649e-26	0.00
/NM0	rs	2.87649e-26	0.00
/R6	rn	2.18832e-30	0.00
/R7	rn	0	0.00

Spot Noise Summary (in V²/Hz) at 10G Hz Sorted By Noise Contributors
 Total Summarized Noise = 7.5882e-18
 Total Input Referred Noise = 3.67301e-17
 The above noise summary info is for noise data

Рисунок 3.32 – Розподіл внесків компонентів схеми диференційного підсилювача з атенюатором на вході на польових транзисторах в сумарну щільність шуму

Отже, для підсилювачів на польових та на біполярних транзисторах, основна доля шумів припадає резистори, що підключені в коло входних клем пристроїв, при цьому транзистори практично не вносять вклад в шуми.

На рисунках нижче зображено сімейство графіків значень вихідної напруги розроблених схем диференційних підсилювачів з атенюатором на вході та схемою Дарлінгтона на біполярних та польових транзисторах за різних температур.

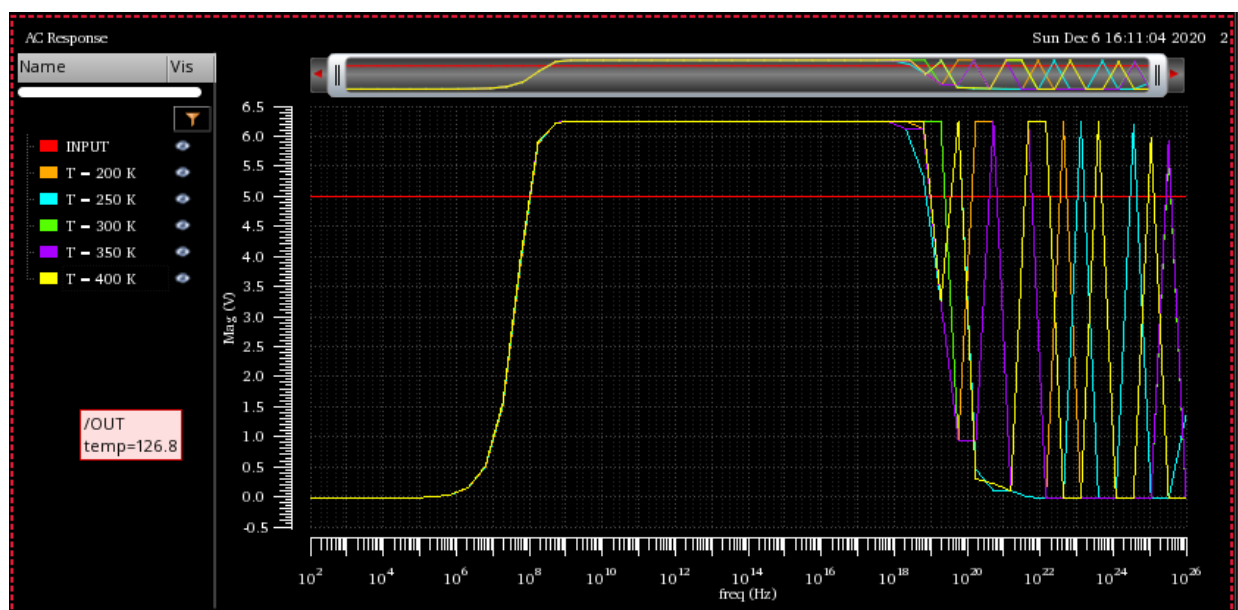


Рисунок 3.33 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з атенюатором на вході та схемою Дарлінгтона в колі емітерів транзисторів диференційної пари на польових транзисторах від різних температур

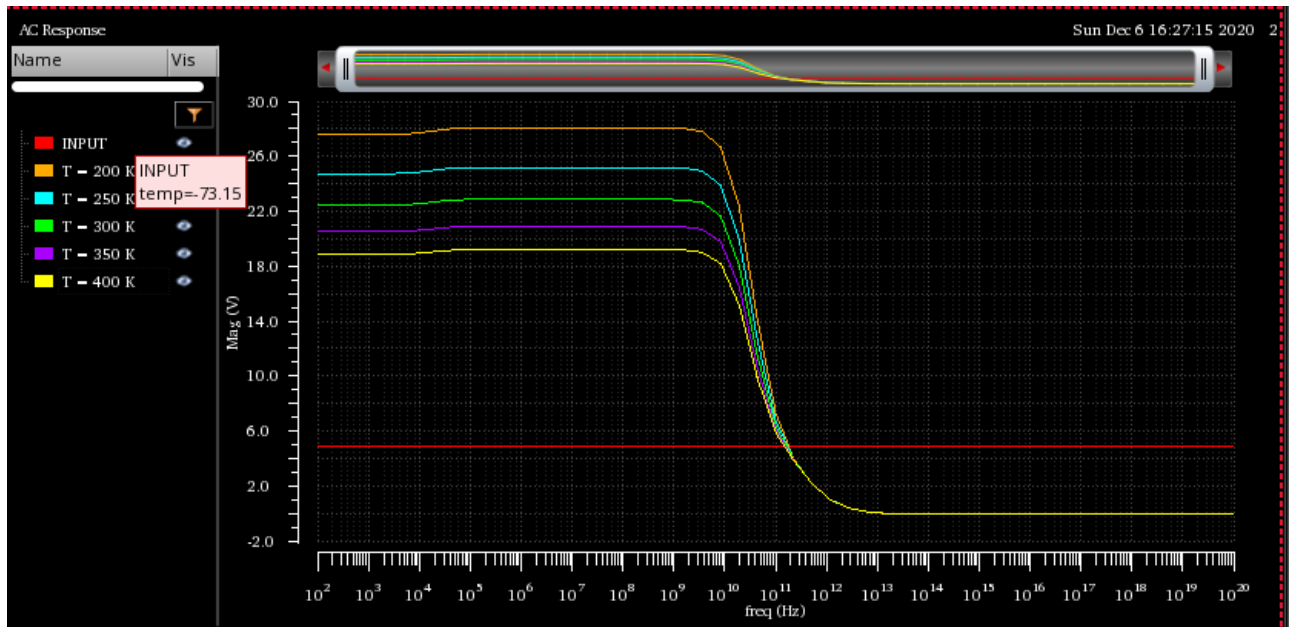


Рисунок 3.34 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з атенюатором на вході та схемою Дарлінгтона в колі витоків транзисторів диференційної пари на польових транзисторах від різних температур

В порівнянні з попередньою схемою диференційного підсилювача з атенюатором на вході на біполярних транзисторах, в даному випадку при зміні температури оточуючого середовища, звуження смуги частот, на якій відбувається підсилення не значне, менше одного порядку. Для схеми на польових транзисторах, в порівнянні з попередньою схемою, помітне збільшення значення вихідної напруги на 7 В за температури у 200 К, та зниження на 3 В при температурі у 400 К.

/R5	rn	2.87637e-18	41.32
/R4	rn	2.87637e-18	41.32
/R3	rn	1.51552e-19	2.18
/R1	rn	1.51552e-19	2.18
/R0	rn	1.43728e-19	2.06
/R2	rn	1.43728e-19	2.06
/R7	rn	1.43704e-19	2.06
/R8	rn	1.43704e-19	2.06
/R10	rn	1.43678e-19	2.06
/R9	rn	1.43678e-19	2.06
/Q1	rc	4.2261e-20	0.61
/Q2	rc	9.38874e-23	0.00
/Q0	rc	7.98486e-23	0.00
/Q3	rc	6.69059e-23	0.00
/Q1	ic	6.71008e-27	0.00
/R6	rn	2.18543e-30	0.00
/Q0	ic	1.72766e-30	0.00
/Q1	ib	4.27527e-32	0.00
/Q0	ib	4.27497e-32	0.00
/Q2	ic	2.95889e-34	0.00
/Q2	ib	1.05992e-34	0.00
/Q3	ic	5.18684e-35	0.00
/Q3	ib	1.04301e-36	0.00

Spot Noise Summary (in V²/Hz) at 10G Hz Sorted By Noise Contributors
Total Summarized Noise = 6.96056e-18
Total Input Referred Noise = 4.01119e-17
The above noise summary info is for noise data

Рисунок 3.35 – Розподіл внесків компонентів схеми диференційного підсилювача з атенюатором на вході а схемою Дарлінгтона в колі емітерів транзисторів диференційної пари на біполярних транзисторах в сумарну щільність шуму

/NM1	id	1.91564e-16	52.00
/R5	rn	4.06052e-17	11.02
/R4	rn	3.65897e-17	9.93
/R3	rn	2.49338e-17	6.77
/R1	rn	2.49338e-17	6.77
/NM3	id	2.24527e-17	6.09
/NM2	id	2.24527e-17	6.09
/R6	rn	2.3663e-18	0.64
/NM0	id	1.61851e-18	0.44
/NM1	rs	3.32145e-19	0.09
/R2	rn	1.08519e-19	0.03
/R0	rn	1.08519e-19	0.03
/NM3	rd	6.96991e-20	0.02
/NM2	rd	6.96991e-20	0.02
/NM3	rs	6.91648e-20	0.02
/NM2	rs	6.91648e-20	0.02
/R7	rn	2.41035e-20	0.01
/R8	rn	2.41035e-20	0.01
/NM1	rd	4.73072e-21	0.00
/NM0	rs	2.3337e-21	0.00
/NM0	rd	3.03853e-23	0.00

Spot Noise Summary (in V²/Hz) at 10K Hz Sorted By Noise Contributors
Total Summarized Noise = 3.68399e-16
Total Input Referred Noise = 1.50387e-16
The above noise summary info is for noise data

Рисунок 3.36 – Розподіл внесків компонентів схеми диференційного підсилювача з атенюатором на вході а схемою Дарлінгтона в колі емітерів транзисторів диференційної пари на польових транзисторах в сумарну щільність шуму

Як видно з представлених вище графіків, розподіл внесків компонентів схеми підсилювача на біполярних транзисторах в шум майже не відрізняється від попередньо розглянутої схеми без схеми Дарлінгтона, проте для схеми на польових транзисторах, в порівнянні з попередньою, половина частки шумів припадає на другий транзистор диференційної пари.

3.2.5 Аналіз стійкості розроблених схем диференційних підсилювачів з інвертором

Сімейство графіків значень вихідної напруги розроблених схем диференційних підсилювачів з інвертором на біполярних та польових транзисторах за різних температур представлено нижче

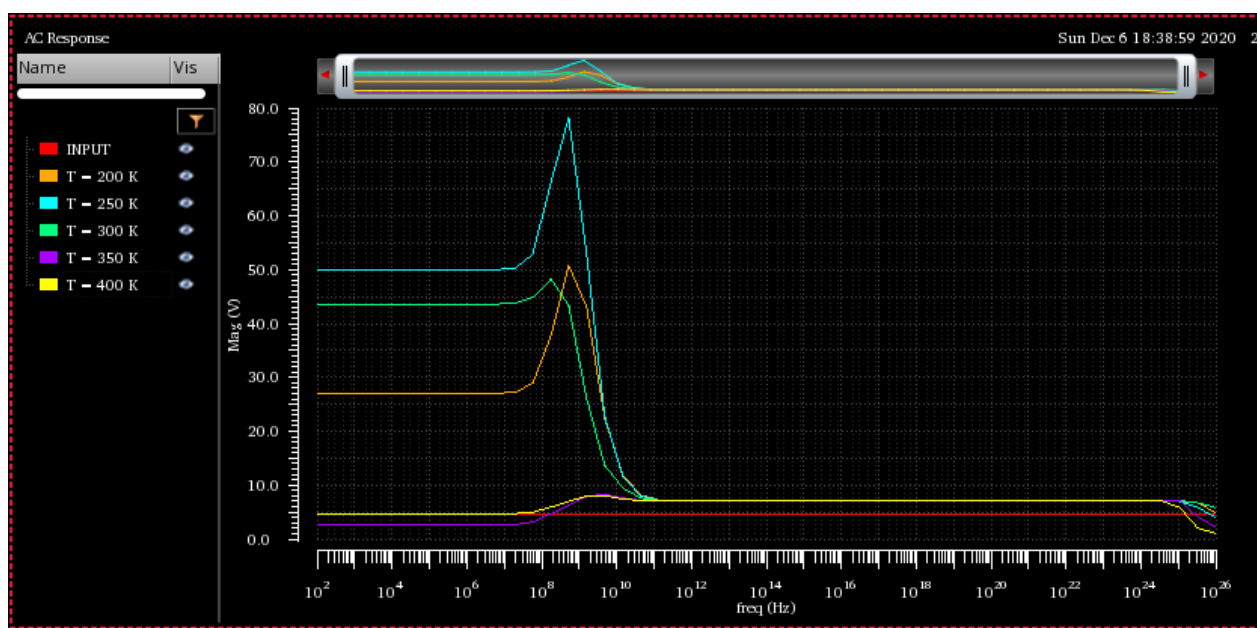


Рисунок 3.37 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з інвертором на біполярних транзисторах від різних температур

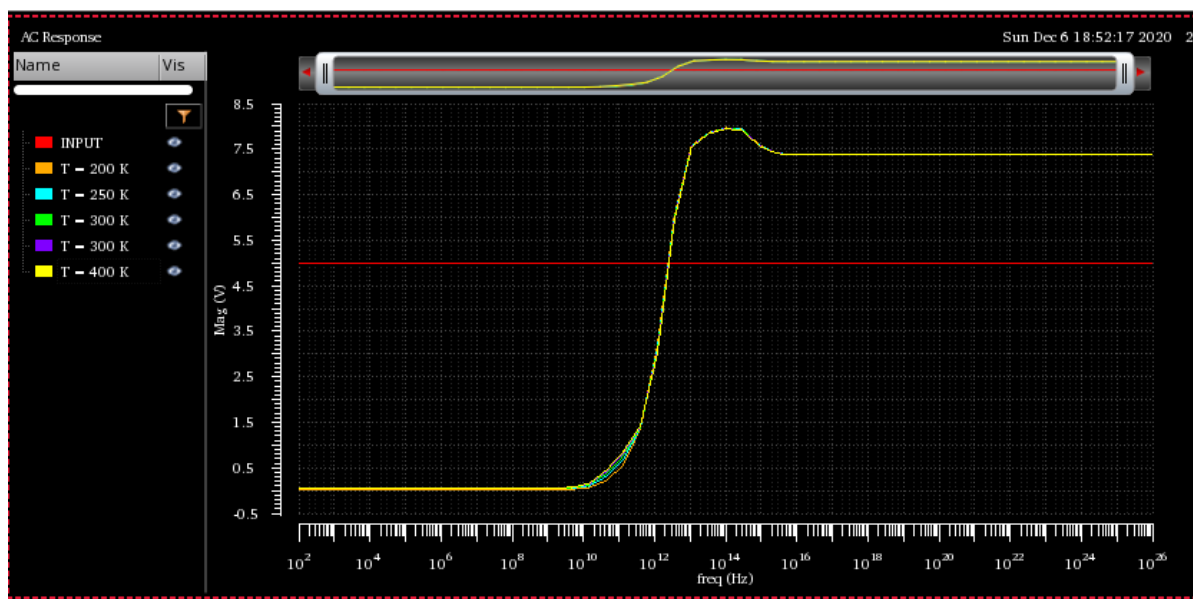


Рисунок 3.38 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з інвертором на польових транзисторах від різних температур

Як видно з графіків вище, для приладу на польових транзисторах притаманне збільшення значення вихідної напруги на 30 В, в області піку графіку за температури оточуючого середовища в 250 К та різке падіння значення останньої на 40 В за температур перевищуючих 300 К. Для аналогічної схеми на польових транзисторах притаманна стійкість до зміни температури в області обраного діапазону.

/Q1	ic	1.45188e-17	39.67
/Q3	rc	5.63714e-18	15.40
/Q0	ic	5.51009e-18	15.05
/Q2	rc	5.01384e-18	13.70
/R4	rn	2.33588e-18	6.38
/R3	rn	1.04137e-18	2.85
/R1	rn	6.9336e-19	1.89
/Q3	ib	5.70794e-19	1.56
/Q2	ib	5.08058e-19	1.39
/Q1	ib	4.61662e-19	1.26
/Q0	ib	6.50439e-20	0.18
/R0	rn	5.81015e-20	0.16
/R6	rn	4.66033e-20	0.13
/R5	rn	4.66033e-20	0.13
/Q1	rc	3.24509e-20	0.09
/Q3	ic	3.01455e-20	0.08
/Q2	ic	2.66086e-20	0.07
/R2	rn	4.04659e-21	0.01
/Q0	rc	1.51039e-22	0.00

Spot Noise Summary (in V²/Hz) at 1G Hz Sorted By Noise Contributors
 Total Summarized Noise = 3.66008e-17
 Total Input Referred Noise = 3.35667e-19
 The above noise summary info is for noise data

Рисунок 3.39 – Розподіл внесків компонентів схеми диференційного підсилювача з інвертором на біполярних транзисторах в сумарну щільність шуму

/R4	rn	7.51118e-20	32.71
/R1	rn	5.8558e-20	25.50
/NM1	rd	3.74355e-20	16.30
/R3	rn	2.20821e-20	9.62
/NM3	rd	1.24245e-20	5.41
/NM1	id	7.00285e-21	3.05
/NM2	rd	5.20506e-21	2.27
/R0	rn	5.13574e-21	2.24
/NM0	rs	3.54321e-21	1.54
/NM3	rs	1.00552e-21	0.44
/NM1	rs	8.03083e-22	0.35
/NM3	id	4.67117e-22	0.20
/NM2	rs	4.20037e-22	0.18
/NM2	id	1.95792e-22	0.09
/R2	rn	1.25304e-22	0.05
/NM0	id	6.89271e-23	0.03
/NM0	rd	1.59423e-23	0.01
/R6	rn	8.0675e-24	0.00
/R5	rn	8.0675e-24	0.00

Spot Noise Summary (in V²/Hz) at 10T Hz Sorted By Noise Contributors
Total Summarized Noise = 2.29617e-19
Total Input Referred Noise = 1.70747e-18
The above noise summary info is for noise data

Рисунок 3.40 – Розподіл внесків компонентів схеми диференційного підсилювача з інвертором на польових транзисторах в сумарну щільність шуму

Як можна побачити на представлених вище рисунках, в схемі диференційного підсилювача з інвертором на біполярних транзисторах, найбільший внесок в сумарну щільність шуму вносять колекторні струми транзисторів першої диференційної пари та колекторний опір транзисторів другої диференційної пари. Для аналогічної схеми на польових транзисторах найбільша доля шумів припадає на резистори в колі стоку та в колі витоку другого транзистора першої диференційної пари, та на опір витоку останнього.

3.2.6 Аналіз стійкості розроблених схем диференційних підсилювачів з каскодною схемою

Нижче представлено сімейство графіків значень вихідної напруги розроблених схем диференційних підсилювачів з каскодною схемою на біполярних та польових транзисторах за різних температур.

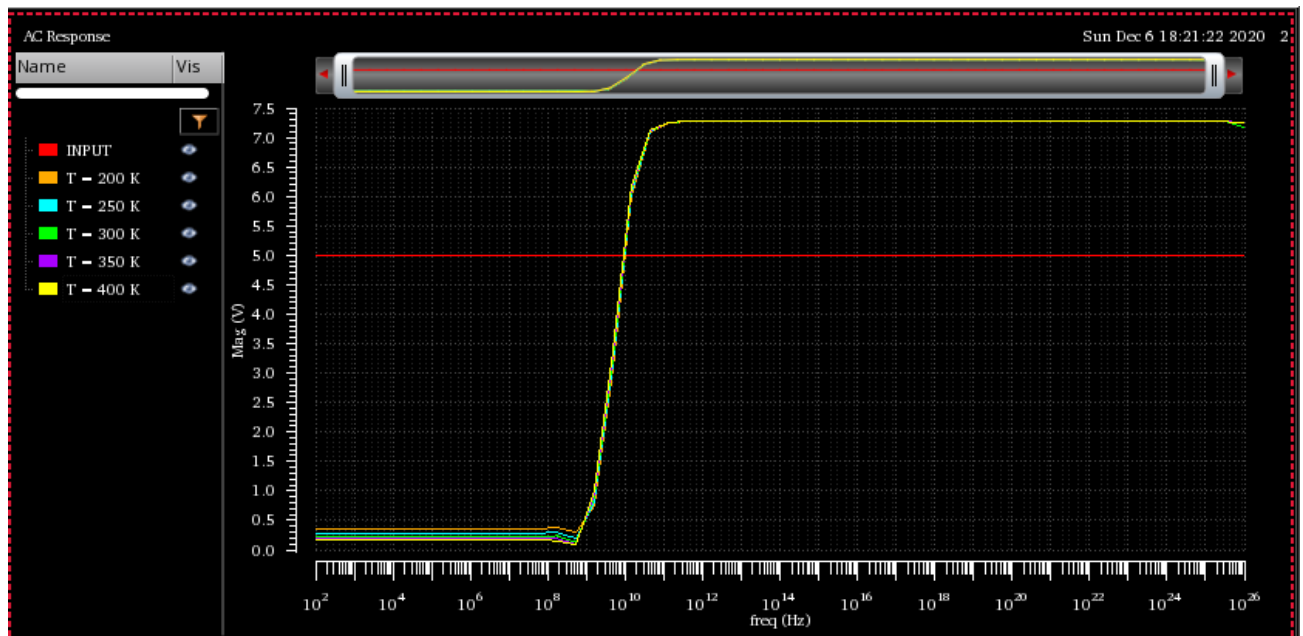


Рисунок 3.41 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з каскодною схемою на біполярних транзисторах від різних температур

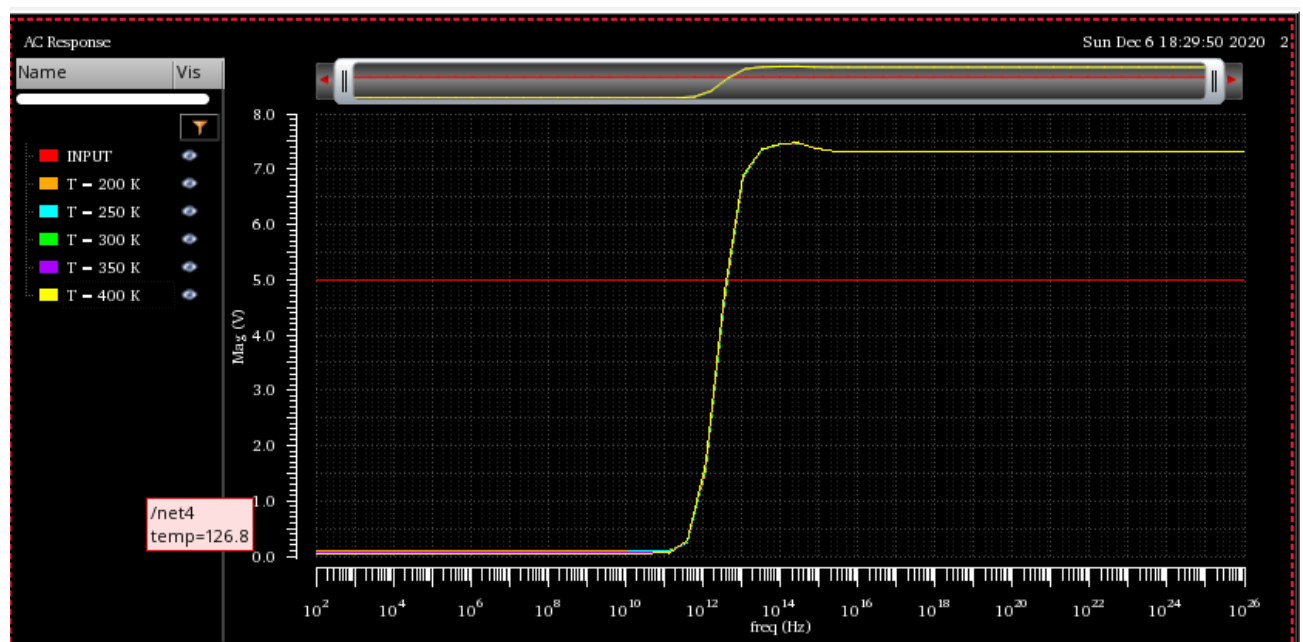


Рисунок 3.42 – Сімейство залежностей значень вихідної напруги диференційного підсилювача з каскодною схемою на польових транзисторах від різних температур

З графіків представлених вище видно, що даний тип схем диференційних підсилювачів абсолютно стійкий до зміни температури оточуючого середовища, в межах обраного діапазону.

/Q1	rc	4.3989e-20	65.33
/Q2	rc	1.08295e-20	16.08
/Q3	rc	1.08295e-20	16.08
/R1	rn	1.51962e-21	2.26
/R0	rn	1.67126e-22	0.25
/Q1	ic	1.77553e-28	0.00
/Q2	ic	1.23885e-28	0.00
/Q3	ic	1.23885e-28	0.00
/Q0	ic	1.55079e-29	0.00
/Q0	ib	1.55084e-31	0.00
/Q1	ib	1.55084e-31	0.00
/Q0	rc	5.69672e-36	0.00
/Q2	ib	4.97377e-42	0.00
/Q3	ib	4.97377e-42	0.00
/R2	rn	1.10738e-54	0.00
/R3	rn	1.10738e-54	0.00

Spot Noise Summary (in V²/Hz) at 100T Hz Sorted By Noise Contributors
Total Summarized Noise = 6.73347e-20
Total Input Referred Noise = 2.86287e-19
The above noise summary info is for noise data

Рисунок 3.43 – Розподіл внесків компонентів схеми диференційного підсилювача з каскодною схемою на біполярних транзисторах в сумарну щільність шуму

/NM1	rd	3.70254e-20	55.47
/NM3	rd	1.12502e-20	16.86
/NM2	rd	7.16655e-21	10.74
/R1	rn	4.87382e-21	7.30
/NM0	rs	3.53772e-21	5.30
/R0	rn	1.03911e-21	1.56
/NM1	rs	8.03034e-22	1.20
/NM0	rd	3.93431e-22	0.59
/R3	rn	2.56596e-22	0.38
/R2	rn	2.56556e-22	0.38
/NM3	rs	3.9915e-23	0.06
/NM2	rs	3.99087e-23	0.06
/NM1	id	3.7388e-23	0.06
/NM3	id	1.48646e-23	0.02
/NM2	id	9.66676e-24	0.01
/NM0	id	1.3911e-24	0.00

Spot Noise Summary (in V²/Hz) at 100T Hz Sorted By Noise Contributors
Total Summarized Noise = 6.67455e-20
Total Input Referred Noise = 3.31929e-19
The above noise summary info is for noise data

Рисунок 3.44 – Розподіл внесків компонентів схеми диференційного підсилювача з каскодною схемою на польових транзисторах в сумарну щільність шуму

З представлених вище значень внесків компонентів схем в сумарну щільність шуму видно, що для схеми на біполярних транзисторах найбільший внесок роблять колекторні опори транзисторів диференційної пари та другого транзистора генератора сталого струму, а також опір резистора в колі колектору останнього. Для

аналогічної схеми на польових транзисторах ситуація також аналогічна – найбільш вагомий внесок роблять опори в колі стоків транзисторів диференційної пари та другого транзистора генератора сталого струму, а також опір резистора в колі стоку останнього.

3.3 Висновки

1. У даному розділі проведено аналіз коефіцієнтів підсилення диференційного сигналу, коефіцієнтів підсилення синфазного сигналу та коефіцієнтів ослаблення синфазного сигналу розроблених схем диференційних підсилювачів на біполярних та польових транзисторах, проведено аналіз стійкості побудованих пристроїв до різних температур оточуючого середовища, в діапазоні від 200 до 400 К.
2. Проаналізовано роботу підсилювачів за умов наявності флікер-шуму та внесок окремих компонентів схем в сумарну щільність шуму, з метою виявлення слабких та сильних сторін розроблених схем, в залежності від типів використовуваних транзисторів та способу підключення останніх і зіставлення коректних висновків відносно проведеної роботи.

4 РОЗРОБКА СТАРТАП-ПРОЕКТУ

4.1 Опис ідеї проекту

В межах підпункту послідовно проаналізовано та подано у вигляді таблиць:

- зміст ідеї;
- можливі напрямки застосування;
- основні вигоди, що може отримати користувач товару (за кожним напрямком застосування);
- чим відрізняється від існуючих аналогів та замінників;

Перші три пункти подано у вигляді таблиці і дають цілісне уявлення про зміст ідеї та можливі базові потенційні ринки, в межах яких потрібно шукати групи потенційних клієнтів.

Таблиця **Помилка! У документі відсутній текст указанного стилю..1** – Опис ідеї стартап-проекту

Зміст ідеї	Напрямки застосування	Вигоди для користувача
Розробка диференційного аудіо-підсилювача балансного сигналу трансляційного підсилювача потужності	При проектуванні трансляційного підсилювача потужності в	Полегшення проектування трансляційного підсилювача потужності з необхідними характеристиками

Аналіз потенційних техніко-економічних переваг ідеї порівняно із пропозиціями конкурентів передбачає:

- визначення переліку техніко-економічних властивостей та характеристик ідеї;

– визначення попереднього кола конкурентів (проектів-конкурентів) або товарів-замінників чи товарів-аналогів, що вже існують на ринку, та проводиться збір інформації щодо значень техніко-економічних показників для ідеї власного проекту та проектів-конкурентів відповідно до визначеного вище переліку;

– проводиться порівняльний аналіз показників: для власної ідеї визначаються показники, що мають а) гірші значення (W, слабкі); б) аналогічні (N, нейтральні) значення; в) кращі значення (S, сильні) (табл. Помилка! У документі відсутній текст указанного стилю..2).

Таблиця Помилка! У документі відсутній текст указанного стилю..2 –
Визначення сильних, слабких та нейтральних характеристик ідеї проекту

№ п/ п	Техніко- економічні характеристи ки ідеї	(потенційні) товари/концепції конкурентів			W (слабка сторона)	N (нейтрал ьна сторона)	S (сильна сторона)
		Мій проект	Конкурент 1	Конкурент 2			
1	Враховано факторів	Багато	Дуже багато	Мало		X	
2	Точність вихідних характеристи к	Висока	Середня	Середня			X
3	Відповідність теоретичним даним	Висока	Дуже висока	Середня		X	
4	Гарантійна тривалість використання	Висока	Низька	Середня			X
5	Собівартість	Висока	Низька	Середня	X		

6	Швидкодія	Середня	Висока	Висока	X		
---	-----------	---------	--------	--------	---	--	--

Визначений перелік слабких, сильних та нейтральних характеристик та властивостей ідеї потенційного товару є підґрунтям для формування його конкурентоспроможності.

4.2 Технологічний аудит ідеї проекту

В межах даного підрозділу проведено аудит технології, за допомогою якої можна реалізувати ідею проекту (технологія створення товару). Визначення технологічної здійсненності ідеї проекту передбачає аналіз таких складових (табл. Помилка! У документі відсутній текст указанного стилю..3):

- за якою технологією буде виготовлено товар згідно ідеї проекту?
- чи існують такі технології, чи їх потрібно розробити/доробити?
- чи доступні такі технології авторам проекту?

Таблиця Помилка! У документі відсутній текст указанного стилю..3 – Технологічна здійсненність ідеї проекту

№ п/п	Ідея проекту	Технології її реалізації	Наявність технологій	Доступність технологій
1	Побудова принципової схеми	OrCAD PSpice	існує	Безкоштовна

2	Побудова вихідних характеристик	CADENCE Virtuoso, Sprctre, ADE_L	існує	Платна, є безкоштовні версії для студентів
---	---------------------------------	----------------------------------	-------	--

Продовження таблиці 4.3

3	Побудова топології	CADENCE Layout XL	існує	Платна, є безкоштовні версії для студентів
4	Аналіз стійкості схем до різних факторів	CADENCE Virtuoso, Sprctre, ADE_L	існує	Платна, є безкоштовні версії для студентів
Обрана технологія реалізації ідеї проекту: Середовище для моделювання та симуляції роботи електричних схем CADENCE				

Обрана технологія реалізації є найпростішою, найшвидшою, та достатньо гнучкою для вимог проекту.

4.3 Аналіз ринкових можливостей запуску стартап-проекту

Визначення ринкових можливостей, які можна використати під час ринкового впровадження проекту, та ринкових загроз, які можуть перешкодити реалізації проекту, дозволяє спланувати напрями розвитку проекту із урахуванням стану

ринкового середовища, потреб потенційних клієнтів та пропозицій проектів-конкурентів.

Спочатку проводиться аналіз попиту: наявність попиту, обсяг, динаміка розвитку ринку (табл. Помилка! У документі відсутній текст указанного стилю..4).

Таблиця Помилка! У документі відсутній текст указанного стилю..4 – Попередня характеристика потенційного ринку стартап-проекту

№ п/п	Показники стану ринку (найменування)	Характеристика
1	Кількість головних гравців, од	3
2	Загальний обсяг продаж, грн	5 000 000
3	Динаміка ринку (якісна оцінка)	зростає
4	Наявність обмежень для входу	немає
5	Специфічні вимоги до стандартизації та сертифікації	немає
6	Середня норма рентабельності в галузі (або по ринку), %	50

Середня норма рентабельності в галузі (або по ринку) краща, в порівнянні із банківським відсотком на вкладення. Вклад коштів в проект є доцільним.

Надалі визначаються потенційні групи клієнтів, їх характеристики, та формується орієнтовний перелік вимог до товару для кожної групи (табл. Помилка! У документі відсутній текст указанного стилю..5).

Таблиця Помилка! У документі відсутній текст указанного стилю..5 – Характеристика потенційних клієнтів стартап-проекту

№ п/п	Потреба, що формує ринок	Цільова аудиторія (цільові	Відмінності у поведінці різних потенційних	Вимоги споживачів до товару
-------	--------------------------	----------------------------	--	-----------------------------

		сегменти ринку)	цілових груп клієнтів	
1	Потреба у розрахунку параметрів диференційного підсилювача для побудови трансляційного підсилювача потужності	Компанії що розробляють та проектують трансляційні підсилювачі потужності	Різні споживачі можуть потребувати варіації моделі, виконані на різних типах активних компонентів	Довговічність, якість та коректність роботи пристрою

Таблиця **Помилка! У документі відсутній текст указанного стилю..6** –
Фактори загроз

№ п/п	Фактор	Зміст загрози	Можлива реакція компанії
1	Науковий	Розвиток нових типів диференційних підсилювачів	Розробка моделей нових диференційних підсилювачів
2	Технологічний	Потреба в диференційних підсилювачах з більш високим значенням коефіцієнту підсилення	Уточнення моделі, досягнення меншої похибки, більших значень підсилення
3	Спад потреби	Насичення ринку диференційними підсилювачами будь-яких параметрів	Розробка моделі універсального диференційного підсилювача з високим показником коефіцієнту підсилення та широким діапазоном підсилення

Таблиця **Помилка! У документі відсутній текст указанного стилю..7** –
Фактори можливостей

№ п/п	Фактор	Зміст можливості	Можлива реакція компанії
----------	--------	------------------	-----------------------------

1	Освітній	Наявність на ринку праці кваліфікованих фахівців	Запуск власного проектування диференційних підсилювачів
	Політичний	Стабільна економічна ситуація в країні, захищеність малого та середнього бізнесу	Запуск власного виготовлення диференційних підсилювачів

Таблиця **Помилка! У документі відсутній текст указанного стилю..8** –
Ступеневий аналіз конкуренції на ринку

Особливості конкурентного середовища	В чому проявляється дана характеристика	Вплив на діяльність підприємства (можливі дії компанії, щоб бути конкурентоспроможною)
Тип конкуренції: – досконала	Декілька конкурентів, відсутність обмежень, пов'язаних з мобільністю	Постійне розширення асортименту моделей
2. За рівнем конкурентної боротьби: – міжнародний	Фірми-конкуренти знаходяться в різних країнах.	Орієнтація на вітчизняний ринок з паралельною роботою на міжнародний ринок
3. За галузевою ознакою: – внутрішньогалузева	Використання моделі можливе лише розробниками електричних схем	Відкриття власного виробництва для постачання товарів у всі галузі
4. Конкуренція за видами товарів: – товарно-видова;	Постачається лише ПО	Відкриття власного виробництва диференційних підсилювачів

5. За характером конкурентних переваг – нецінова	Переваги визначаються наявністю певних характеристик і параметрів	Збільшення змінних в моделі
6. За інтенсивністю - марочна/не марочна	Бренди відсутні	

Таблиця **Помилка! У документі відсутній текст указанного стилю..9** –
Аналіз конкуренції в галузі за М. Портером

	Прямі конкуренти в галузі	Потенційні конкуренти	Постачальники	Клієнти	Товаризамінники
Складові аналізу	НІТЕС	Для успішного виходу на ринок потрібне інноваційне рішення	Відсутня потреба у постачальниках	Контроль відповідності розрахунків практиці	Поява більш точної моделі
Висновки:	Не дуже активна боротьба конкурентів, але є визнані лідери ринку	Є можливість виходу на ринок	Постачальники не впливають на ринок	Клієнти впливають на ринок шляхом озвучення потрібних стандартів	Вдосконалення моделі, врахування більшої кількості факторів

				відповіднос ті	
--	--	--	--	-------------------	--

З аналізу таблиці можна зробити висновок, що проект має гарні умови на ринку

Таблиця **Помилка! У документі відсутній текст указанного стилю..10** – Обґрунтування факторів конкурентоспроможності

№ п/п	Фактор конкурентоспроможності	Обґрунтування (наведення чинників, що роблять фактор для порівняння конкурентних проектів значущим)
1	Ціна	Продук дешевий в розробці та підтримці
2	Точність розрахунків	Завдяки кількості врахованих параметрів та кропіткій розробці отримано високоточну модель

Таблиця **Помилка! У документі відсутній текст указанного стилю..11** – Порівняльний аналіз сильних та слабких сторін «диференційного аудіо-підсилювача балансного сигналу трансляційного підсилювача потужності»

№ п/п	Фактор конкурентоспроможності	Бали 1-20	Рейтинг товарів-конкурентів у порівнянні						
			-3	-2	-1	0	+1	+2	+3
1	Ціна	18					X		
2	Точність розрахунків	15			X				

Таблиця **Помилка! У документі відсутній текст указанного стилю..12** – SWOT- аналіз стартап-проекту

Сильні сторони: ціна, точність розрахунків	Слабкі сторони: використовується не універсальне ПЗ
--	---

Можливості: більша кількість клієнтів, гарна репутація на ринку, що дає можливості до розвитку в суміжних напрямках	Загрози: не всі потенційні клієнти мають змогу використовувати модель, перехід до більш універсальних рішень конкурентів
---	--

Таблиця **Помилка! У документі відсутній текст указанного стилю..13** –
Альтернативи ринкового впровадження стартап-проекту

№ п/п	Альтернатива (орієнтовний комплекс заходів) ринкової поведінки	Ймовірність отримання ресурсів	Строки реалізації
1	Розробка повноцінного трансляційного підсилювача	25%	24 місяці
2	Впровадження самотійного виробництва диференційних підсилювачів	90%	12 місяців

Після аналізу ризиків та можливостей обрано альтернативу №2.

4.4 Розроблення ринкової стратегії проекту

Таблиця **Помилка! У документі відсутній текст указанного стилю..14** –
Вибір цільових груп потенційних споживачів

№ п/п	Опис профілю цільової групи потенційних клієнтів	Готовність споживачів сприйняти продукт	Орієнтовний попит в межах цільової групи (сегменту)	Інтенсивність конкуренції в сегменті	Простота входу у сегмент
1	Компанії, що виготовляють сенсори.	Середня	Високий	Висока	Низька

2	Компанії, що займаються розробкою та проектуванням сенсорів	Середня	Високий	Висока	Середня
---	---	---------	---------	--------	---------

Таблиця **Помилка! У документі відсутній текст указанного стилю..15** –
Визначення базової стратегії розвитку

№ п/п	Обрана альтернатива розвитку проекту	Стратегія охоплення ринку	Ключові конкурентоспроможні позиції відповідно до обраної альтернативи	Базова стратегія розвитку*
1	Налагодження власного виробництва диференційних підсилювачів	Кооперація з вітчизняними виробниками	Продукт вітчизняного виробництва	Якість, зворотній зв'язок

Таблиця **Помилка! У документі відсутній текст указанного стилю..16** –
Визначення базової стратегії конкурентної поведінки

№ п/п	Чи є проект «першопрохідцем» на ринку?	Чи буде компанія шукати нових споживачів, або забирати існуючих у конкурентів?	Чи буде компанія копіювати основні характеристики товару конкурента, і які?	Стратегія конкурентної поведінки
1	Ні	Обидва варіанти	Ні	Стратегія лідеру

Таблиця **Помилка! У документі відсутній текст указанного стилю..17** –
Визначення базової стратегії конкурентної поведінки

№ п/п	Вимоги до товару цільової аудиторії	Базова стратегія розвитку	Ключові конкурентоспроможні позиції власного стартаппроекту	Вибір асоціацій, які мають сформувавши комплексну позицію власного проекту (три ключових)
1	Надійність, невисока ціна, якість	В залежності від конкурентної обстановки	Повністю вітчизняне виробництво	Зворотній зв'язок, надійність, якість

4.5 Розроблення маркетингової програми стартап-проекту

Таблиця **Помилка! У документі відсутній текст указанного стилю..18** –
Визначення ключових переваг концепції потенційного товару

№ п/п	Потреба	Вигода, яку пропонує товар	Ключові переваги перед конкурентами
----------	---------	-------------------------------	---

			(існуючі або такі, що потрібно створити)
	Вітчизняне виробництво диференційних підсилювачів	Швидкість доставки, зворотній зв'язок	Надійність, гарантійні зобов'язання

Таблиця **Помилка! У документі відсутній текст указанного стилю..19** – Опис трьох рівнів моделі товару

Рівні товару	Сутність та складові		
I. Товар за задумом	Програмне забезпечення, яке допомагає швидко змодельовати диференційний підсилювач з необхідними вхідними/вихідними параметрами		
II. Товар у реальному виконанні	Властивості/характеристики: Універсальність, простота у використанні,	М/Нм —	Вр/Тх /Тл/Е/Ор —
	Якість: Стандартизація згідно ДСТУ, ISO		
	Пакування відсутнє		
	Марка: Analog devices		
III. Товар із підкріпленням	До продажу: обмежена бібліотека диференційних підсилювачів		
	Після продажу: повна бібліотека з постійним розширенням		
За рахунок чого потенційний товар буде захищено від копіювання: новітні засоби шифрування та захисту			

Таблиця **Помилка! У документі відсутній текст указанного стилю..20** – Визначення меж встановлення ціни

№ п/п	Рівень цін на товари замітники	Рівень цін на товари аналоги	Рівень доходів цільової групи споживачів	Верхня та нижня межі встановлення ціни на товар/послугу
-------	--------------------------------	------------------------------	--	---

1	\$4000	\$5000	\$900 000	\$300 – \$1500
---	--------	--------	-----------	----------------

Таблиця **Помилка! У документі відсутній текст указанного стилю..21** –
Формування системи збуту

№ п/п	Специфіка закупівельної поведінки цільових клієнтів	Функції збуту, які має виконувати постачальник товару	Глибина каналу збуту	Оптимальна система збуту
1	Продбання окремих частин ПЗ	Продаж	Напряму Через посередника	Через посередника
2	Придбання підписки на повну бібліотеку	Продаж	Напряму Через посередника	Через посередника

Таблиця **Помилка! У документі відсутній текст указанного стилю..22** –
Концепція маркетингових комунікацій

№ п/п	Специфіка поведінки цільових клієнтів	Канали комунікацій, якими користуються цільові клієнти	Ключові позиції, обрані для позиціонування	Завдання рекламного повідомлення	Концепція рекламного звернення
1	Купівля ПЗ через інтернет	Форма зворотнього зв'язу на сайті для звичайних клієнтів, та персональні менеджери для корпоративних	Бібліотека що постійно поповнюється та вдосконалюється	Показати переваги, надійність	Торгові представники

4.6 Висновки

В даному розділі було проведено аналіз продукту у якості стартап проекту. Можна зазначити що проект має низьку можливість до комерціалізації, адже він в першу чергу зацікавить великі компанії, які займаються розробкою подібних приладів. Комерціалізації можна досягнути через впровадження виробництва з використанням власних потужностей з подальшим орієнтуванням на вітчизняний ринок. На міжнародному ринку наявна монополістична конкуренція, існує декілька компаній конкурентів, тому вихід на міжнародний ринок практично не можливий.

ВИСНОВКИ

В результаті проведеної роботи було розраховано та побудовано 12 принципових схем та топологічних креслень диференційних підсилювальних каскадів, з них 6 на основі біполярних транзисторів та 6 на основі польових транзисторів, а саме:

- диференційний підсилювач з генератором сталого струму;
- диференційний підсилювач з двома генераторами сталого струму;
- диференційний підсилювач з атенюатором на вході;
- диференційний підсилювач з атенюатором на вході та схемою Дарлінгтона;
- диференційний підсилювач з інвертором;
- диференційний підсилювач з каскодною схемою.

Також побудовано 2 схеми генераторів сталого струму, один з яких на біполярних транзисторах, інший на польових, з відповідними топологіями. Для перелічених схем були розраховані коефіцієнти підсилення диференційного сигналу, коефіцієнти підсилення синфазного сигналу та коефіцієнти ослаблення синфазного сигналу, проведено аналіз стійкості побудованих пристроїв до різних температур оточуючого середовища, в діапазоні від 200 до 400 К, проаналізовано роботу підсилювачів за умов наявності флікер-шуму та внесок окремих компонентів схем в сумарну щільність шуму.

Найбільший показник підсилення диференційного сигналу належить схемі диференційного підсилювача з генератором сталого струму на біполярних транзисторах, що підсилює вхідний сигнал у більш ніж 800 разів, як і схожа схема з додатковим струмовим дзеркалом в колі емітерів диференційної пари. Значення коефіцієнту підсилення можна підвищити на приблизно 30 %, якщо понизити температуру оточуючого середовища з кімнатної до 200 К, а якщо її збільшувати, значення коефіцієнту підсилення почне стрімко падати. Аналогічні схеми на польових транзисторах підсилюють вхідний різницевий сигнал гірше, до того ж,

схеми на польових транзисторах потребують використання більшого числа активних компонентів, що негативно впливає на розміри пристрою та його собівартість. Даний тип підсилювачів також показує кращі результати за низьких температур. Схеми підсилювачів з атенюатором на вході особливі тим, що забезпечують доволі широку смугу частот, на якій відбувається підсилення, хоч і не забезпечують необхідний для промисловості рівень підсилення, та потребують велику кількість резисторів з доволі високими показниками опору, що негативно впливає на фізичні розміри схеми. При цьому даний тип приладів майже не підвержений впливу як низьких так і високих температур, смуга частот залишається сталою, як і сам рівень підсилення. Схема на польових транзисторах більш стійка до зміни температури ніж аналогічна на біполярних транзисторах. При додаванні до даного типу схем схеми Дарлінгтона, в колі емітерів транзисторів диференційної пари майже не впливає на зміну вихідних характеристик, а при підключенні зіставного транзистора в коло витоків польових транзисторів диференційної пари, характер поведінки вихідного сигналу різко змінюється, що приводить до збільшення значення коефіцієнту підсилення напруги в три рази, та зменшення діапазону робочих частот. Схеми диференційних підсилювачів з інвертором цікаві тим, що при розгляді часових характеристик, на відмінну від інших схем, значення вихідної напруги приймає постійний характер, на тлі змінного значення вхідного сигналу. Також схеми цікаві різністю частот на яких відбувається підсилення, адже для схеми на біполярних транзисторах, підсилення відбувається на майже всій смузі розглянутих частот, при чому найвище значення, яке в 8 разів перевищує значення підсилення сигналу для схеми на польових транзисторах відслідковується в діапазоні від 0 до 10 МГц, а в діапазоні до 10 ТГц, коефіцієнт підсилення майже рівний останньому для випадку використання у складі схеми польових транзисторів, при чому для останньої підсилення відбувається для смуги частот від 10 ТГц до 100 ТГц. Даний тип пристроїв на польових транзисторах має перевагу у абсолютній стійкості до змін температур оточуючого середовища, в порівнянні з аналогом на біполярних транзисторах, значення котрого різко підвищується за температури у 250 К майже в два рази, та падає при відмінності останньої від кімнатної. Схеми диференційних підсилювачів з каскодною схемою на

польових транзисторах та на біполярних транзисторах мають практично ідентичні значення коефіцієнтів підсилення диференційного сигналу, яке виявилось не занадто високим. Єдина відмінність полягає у тому що для випадку з біполярними транзисторами у складі приладу, смуга частот на якій відбувається підсилення на 3 порядки перевищує значення останньої для аналогічної схеми на польових транзисторах. Основною особливістю даного типу підсилювачів виступає їхня абсолютна стійкість до зміни значень температури навколишнього середовища, в межах обраного діапазону. Схеми генераторів сталого струму в даній роботі були представлені в якості самостійних приладів для підсилення значення вихідної напруги, хоча даний тип приладів і не являється диференційним підсилювачем, для порівняння з іншими розробленими схемами, оскільки для даного типу приладів коефіцієнти підсилення вкрай малі, як і ширини смуг частот, на яких відбувається підсилення. Важливий також той факт, що найвищі значення підсилення вихідного сигналу відносно вхідного спостерігаються при використанні схем генераторів сталого струму в якості складової частини підсилювального каскаду.

В ході виконання даної роботи було отримано навички у розробці принципових схем на основі біполярних та польових транзисторів, зіставленні топологічних креслень, відповідно до правил матчіну, аналізу роботи розроблених схем, та залежності коректності роботи останніх від різних чинників, використовуючи середовище для моделювання та симуляції роботи електричних схем CADENCE.

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАНЬ

1. Усилительные каскады. – Режим доступа до ресурсу: <https://studfile.net/preview/2003705/page:3/>.
2. Дифференциальные усилители. – Режим доступа до ресурсу: https://www.omgtu.ru/general_information/faculties/radio_engineering_department/department_quot_radio_devices_and_diagnostic_systems_quot/educationalmaterials/Circuit_design_of_analog_electronic_devices/Lectures_Chapter_5.pdf.
3. Дифференциальный усилитель, усилительный каскад - схемы. Усиление разности сигналов. Требования, свойства, характеристики. Расчет. – Режим доступа до ресурсу: https://gyrator.ru/differentsialnyi-usilitel#tune_block.
4. Архангельский А.Я. PSpice и Design Center. В 2-х ч. Часть 1. Схемотехническое моделирование. Модели элементов. Макромоделирование. Учебное пособие. М.: МИФИ, 1996, 236 с.
5. Razavi, B. (2001). Design of analog CMOS integrated circuits. Boston, MA: McGraw-Hill.
6. Amplifier Classes. – Режим доступа до ресурсу: <https://www.electronicstutorials.ws/amplifier/amplifier-classes.html>
7. Інтегральна мікроелектроніка : Конспект лекцій [Електронний ресурс] : навч. посіб. для здобувачів ступеня магістра за освітньою програмою «Мікро- та наноелектроніка» / Г. С. Свечніков, Ю. В. Діденко ; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 15,7 Мбайт). – Київ : КПІ ім. Ігоря Сікорського, 2019. – 454 с.
8. Дифференциальный усилитель: виды и работа. – Режим доступа до ресурсу: <http://radio-samodel.ru/diff%20usilitel.html>
9. Дифференциальные усилители (ДУ) на биполярных и полевых транзисторах. – Режим доступа до ресурсу: http://ikit.edu.sfu-kras.ru/files/2/L_9.pdf.
10. Antonio J. Lopez Martin "Cadence design environment" Klipsch School of Electrical and Computer Engineering New Mexico State University October 2002.

11. Дробот, С. В. Электронные приборы и устройства. Практикум : учеб. пособие / С. В. Дробот, В. А. Мельников, В. Н. Путилин. – Минск : БГУИР, 2009. – 256 с. : ил.
12. Игорь Недолужко, Павел Воронин, Алексей Лебедев "Определение параметров PSpice моделей полевых транзисторов МДПТ и биполярных транзисторов IGBT по экспериментальным характеристикам" Силовая электроника № 4'2006.
13. Кеон Дж. OrCAD Pspice. "Анализ электрических цепей" Издательство: Питер, ДМТ, 2008.
14. Зограф Ф. Г. Основы компьютерного проектирования и моделирования радиоэлектронных средств: лабораторный практикум. Красноярск: Сиб. федерал. ун-т, 2011. – 120 с.
15. Activity: BJT Differential pair. – Режим доступа до ресурсу: <https://wiki.analog.com/university/courses/alm1k/alm-lab-12m#questions>.
16. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. Пер. с нем.-М.: Мир, 1982.-512 с, ил.
17. Horowitz, Paul, and Winfield Hill. 1989. The art of electronics. Cambridge [England]: Cambridge University Press.
18. Cadence circuit components and device models manual. Cadence Design Systems, Inc., 555 River Oaks Parkway, San Jose, CA 95134, USA. June 2006.
19. Kang Sung-Mo. Leblebici Yusuf. Cmos digital integrated circuits, analysis and design (Tata McGraw-Hill Edition 2003. Third Edition).

